



## Уважаемые читатели!

Вы держите в руках 15-й номер журнала, который выходит в знаменательное для нашей компании время. Недавно нам исполнилось 15 лет.

16 сентября 1991 года группа профессиональных программистов образовала ТОО «Родник Софт», занимавшееся разработкой и продажей программного обеспечения. С тех пор из маленькой фирмы мы выросли в опытного системного интегратора, хорошо известного как в стране, так и за ее пределами.

На протяжении многих лет мы поставляем законченные программно-аппаратные решения в трех основных областях: системы автоматизированного проектирования электронных устройств, промышленная автоматизация, информационные технологии и специальные проекты на основе технологий передачи данных по радиоканалу.

Количество заказчиков в нашей клиентской базе данных превысило 17000, а число отечественных и зарубежных партнеров компании измеряется десятками. Нами реализованы крупные и значимые проекты, которыми мы заслуженно гордимся. Компания успешно пережила все трудности «становления капитализма» в нашей стране, без потерь в личном составе пережила кризис 1998 года. В последние годы мы растем по прибыли примерно на 30–35% ежегодно. Компания приобрела заслуженный авторитет у заказчиков. Это подтверждается цифрами. За последние четыре года доля наших постоянных заказчиков в общем обороте компании увеличилась с 48,1% до 67,9%

Мы устремлены в будущее и стараемся, чтобы наши решения находились на острие технического прогресса. В компании имеется собственный сервисный центр, группы разработчиков программного обеспечения и аппаратных средств. Одна из наших перспективных разработок – автономный бортовой накопитель «Дон-2» – только в прошлом году получила ряд дипломов престижных отечественных выставок как одна из лучших новинок года.

Мы активно обучаем наших заказчиков методике применения современных средств разработки электронных устройств на базе собственного учебно-консультационного центра. Нами на протяжении ряда лет за счет собственных средств издается журнал о технологиях проектирования электронных устройств.

Успеху нашей компании способствовали два обстоятельства.

Во-первых, наш замечательный коллектив. Я бы мог часами рассказывать о каждом из наших сотрудников. Все они – профессионалы и очень хорошие люди, обладающие нередко просто энциклопедическими познаниями в своей области. Мы не пытаемся объять необъятное и сделать вид, что мы разбираемся во всем. Зато то, что мы делаем, мы стараемся делать хорошо. Многолетний опыт, собственные знания и интеллект позволили нам интегрировать передовые технологии, оборудование, программное обеспечение, опыт партнеров в набор комплексных решений, востребованных на рынке.

Во-вторых, это вы – наши уважаемые заказчики и читатели. Без вашей помощи и поддержки мы не смогли бы быть настолько успешными. Более того, я бы сказал, что высокотехнологичный характер нашей компании во многом определяется теми задачами, которые вы перед нами ставите. Эти задачи часто весьма непросты и неординарны. За нами прочно закрепилась репутация людей, способных решать самые сложные проблемы. С ними к нам и идет. Приходится соответствовать ожиданиям. За это мы вам глубоко благодарны.

Мы от всей души желаем нашим читателям здоровья, счастья, всего самого наилучшего. А мы, в свою очередь, и впредь будем прикладывать все свои силы, знания и умения для того, чтобы в полной мере оправдать ваше доверие.

Генеральный директор ЗАО «НПП «РОДНИК»  
Ю.В. Кириллов

# EDA Express

Журнал о технологиях  
проектирования  
и производства  
электронных устройств

**№15 2007 год**

Выпускает ЗАО «НПП «РОДНИК»  
Россия, Москва, 117556,  
Нахимовский проспект, д.1, к.1  
Тел.: (499) 613-7001, 613-2688  
Факс: (499) 317-9754

[e-mail: info@rodnik.ru](mailto:info@rodnik.ru)

[www.rodnik.ru](http://www.rodnik.ru)

## Главный редактор:

А.Курушин, к.т.н.

[kurushin@rodnik.ru](mailto:kurushin@rodnik.ru)

## Редакционная коллегия:

А. Сабунин

[sabunin@rodnik.ru](mailto:sabunin@rodnik.ru)

А. Мирошник

[miroshnik@rodnik.ru](mailto:miroshnik@rodnik.ru)

А. Ермаков

[ermakov@rodnik.ru](mailto:ermakov@rodnik.ru)

## Распространение, подписка:

Е. Князева

[kate@rodnik.ru](mailto:kate@rodnik.ru)

**ПОДПИСКА БЕСПЛАТНАЯ**

Тираж – 3000 экз.

## СОДЕРЖАНИЕ

От PCAD к Altium Designer 6 <i>Владимир Пранович</i>	<b>4</b>
Сваппирование выводов и логических частей микросхем в Altium Designer 6 <i>Алексей Сабунин</i>	<b>8</b>
Инструментарий глобального редактирования в Altium Designer 6.0 <i>Алексей Сабунин</i>	<b>11</b>
К вопросу разработки моделей цифровых микросхем для P-CAD 2004–2006 <i>Валерий Татаринов</i>	<b>14</b>
CAM350 – программа технологической подготовки печатных плат <i>Ринат Тахаутдинов</i>	<b>21</b>
ВОПРОС – ОТВЕТ <i>Алексей Сабунин</i>	<b>25</b>
IE3D идет к разработчикам <i>Александр Курушин</i>	<b>27</b>
Проектирование антенны радиоидентификатора <i>Александр Курушин</i>	<b>28</b>
Проектирование микрополосковых антенн систем спутниковой навигации <i>Константин Папилов</i>	<b>34</b>

# От PCAD к Altium Designer 6

Владимир Пранович, [pranovich@bsu.by](mailto:pranovich@bsu.by)

Статья рассчитана на пользователей «PCAD», решивших перейти на пакет проектирования «Altium Designer 6». Данная статья будет полезна также и другим, изучающим данный пакет впервые. В статье рассмотрены основные аспекты перехода с одного пакета на другой, указаны различия в подходах для достижения идентичных целей при проектировании и предложены типовые решения стандартных задач на конкретных примерах трансляции проектов. Автор не претендует на уникальность и полноту предложенных подходов. При описании ряда последовательности действий в новом пакете они изложены кратко или вообще опущены.

## Трансляция проектов и библиотек из PCAD в Altium Designer 6

Как правило, если исходные проекты сделаны в PCAD корректно, их трансляция не вызывает никаких проблем, как для библиотек так и PCB-файлов. Со схемами проблем при трансляции возникает существенно больше и связано это с коренным отличием схемных редакторов в обоих проектах. Однако перейдем к процессу трансляции непосредственно. «Altium Designer 6» (далее AD6) позволяет сразу транслировать и схемы, и библиотеки, и PCB-проекты. Однако мы этот процесс пройдем постепенно. Читатели для этого могут воспользоваться или своими проектами или, как и автор, проектами доступными для всех пользователей.

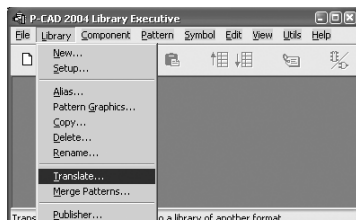
Несмотря на видимую простоту процесса трансляции, автор скептически относится к самой трансляции старых проектов (возможно за исключением PCB), считая, что если требуется дальнейшая их полная поддержка, то проще проект полностью создать изначально, и главным образом из-за существенных различий в схемном редакторе. Так же и библиотеки при трансляции не обладают всеми возможностями нового проекта и желательна их доработка. В новом пакете имеется мощный помощник создания стандартных корпусов и нет большой необходимости их все конвертировать. Однако актуальность этого вопроса существует, так как при переходе с одного пакета проектирования на второй, пользователи, в первую очередь, должны быть уверены в полной поддержке старых проектов в новом пакете и возможности использования всего багажа, как всех ранее созданных разработок, так и библиотек.

## Трансляция библиотек

Приведем процесс трансляции на конкретном примере. Для этого воспользуемся библиотекой LIB, которую можно скачать с сайта [www.rodnik.ru](http://www.rodnik.ru) на вкладке Обучение>Примеры.

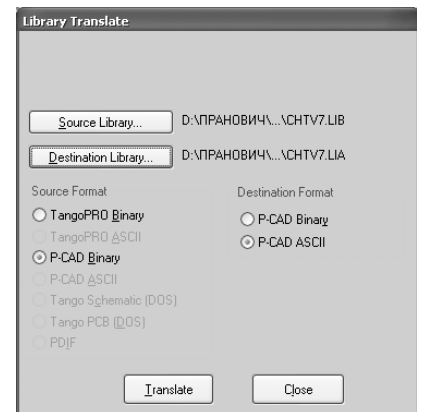
Итак, для трансляции необходимо произвести следующие операции:

1. Транслятор работает только с файлами, сохраненными в ASCII коде. Для получения исходной библиотеки в ASCII коде необходимо загрузить програм-

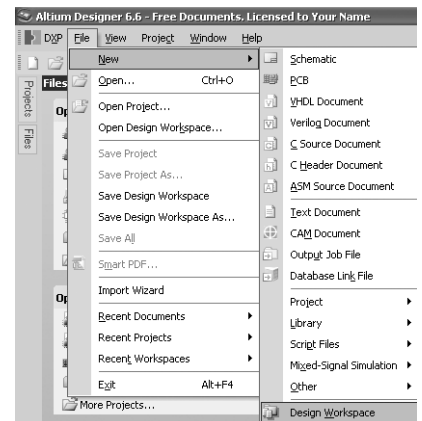


му Cmp.exe из пакета PCAD и далее воспользоваться командой Library/Translate.

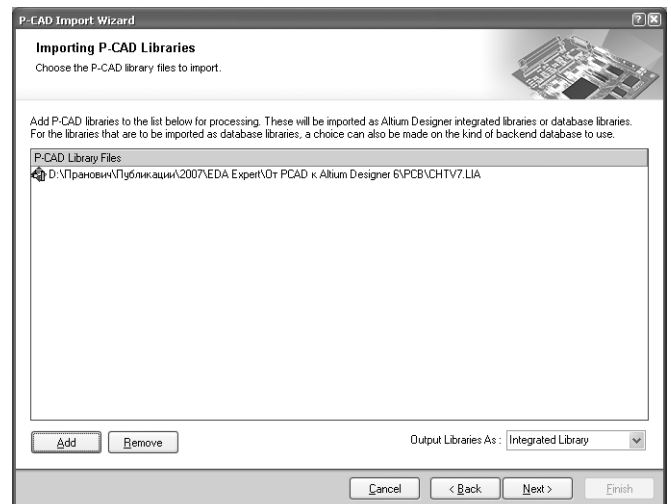
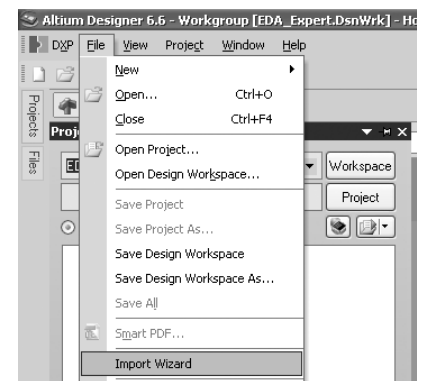
2. В окне «Library Translate» выбираем, как показано на рисунке, нужное направление трансляции, а также имя исходной и конечной библиотек. Нажимаем кнопку «Translate» и получаем библиотеку с расширением \*.LIA, которую можно импортировать в AD6.

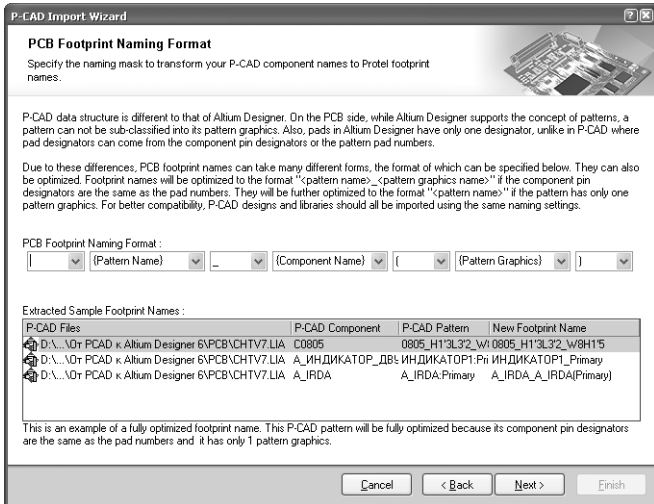


3. Открываем пакет AD6. Используя команду File/New/Design Workspace, создадим новую группу проектов. Данная операция не обязательна. Однако мы ее сделаем для объединения всех проектов, которые ниже будут нами созданы или использованы. Да и в процессе изучения возможностей AD6 это значительно упростит поиск всех примеров.



4. Импорт из других пакетов удобно проводить командой File/Import Wizard. В открывшихся затем окнах необходимо указать тип импортируемых файлов, указать путь к ним, а также тип создаваемой библиотеки в самом пакете



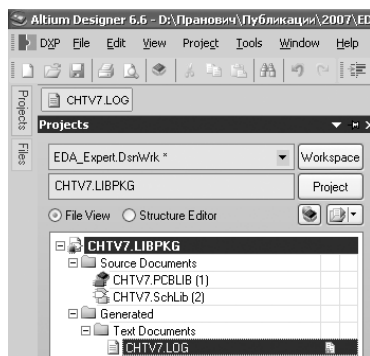


**AD6.** Для начала начнем с создания интегральной библиотеки – как наиболее простой и понятной, и ограничимся только такой трансляцией. Другой тип создаваемой библиотеки вы затем сможете сделать и в будущем уже непосредственно в пакете **AD6**. При импортировании вам предложат выбрать разделители для ввода составных компонентов, имеющих, например, несколько посадочных мест.

Остановимся подробнее на принципиальных отличиях в библиотечных элементах в пакете **PCAD** и пакете **AD6**. В пакете **PCAD** основным элементом является **Component** и только он является тем элементом, который использует и схема, и PCB проект. **Component** может содержать **Symbol** (графическое изображение для схем), **Pattern** (графическое изображение посадочного места) и **MAP** (карту связи **Pin** для **Symbol** и **PAD** для **Pattern**). Один **Pattern** может иметь несколько **Pattern Graphic** (вариантов посадочного места).

В **AD6** нет аналога **Component**. Аналог **Symbol** в **AD6** есть **Component**. Множество различных изображений схемных элементов добавляются в **AD6** как альтернативные изображения непосредственно в **Component** и являются его частью. На схему **Component** может быть поставлен независимо и уже потом произведено подключение посадочного места. В **AD6** нет и аналога **Pattern**. В **AD6** имеется только аналог для **Pattern Graphic** – **Footprint**. К одному **Component** можно подключить множество моделей, к которым и относится **Footprint**. **MAP** (карта связи **Pin** для **Component** и **PAD** для **Footprint**) описана непосредственно в **Component**.

При импорте новые **Footprint**, полученные от одного **Pattern** с несколькими **Pattern Graphic**, будут иметь одинаковое название для первой части и разное для второй (разделенные префиксом).



5. Импорт библиотеки завершен. При этом создана библиотека CHTV7.LIBPKG, состоящая из непосредственно библиотеки посадочных мест CHTV7.PCBLIB и библиотеки изображений схемных элементов CHTV7.SCHLIB. Дополнительно в нее включен

текстовый файл CHTV7.LOG, содержащий протокол импорта с сообщениями об ошибках и замечаниях. В нашем случае ошибок нет и мы можем считать процесс импорта завершенным. Ошибки, как правило, результат некорректного создания элементов в **PCAD** или использования в названиях и атрибутах символов, не поддерживаемых в **AD6**.

В данном примере импортированные библиотеки оформлены в виде отдельного проекта и каждая из них может редактироваться или дополняться другими библиотечными элементами уже в самом пакете. Однако этот вопрос в данной статье не рассматривается. Для получения интегральной библиотеки \*.INTLIB следует ее скомпилировать командой **Project\Compile Integrated Library ...**, при этом последняя, по умолчанию, будет создана в поддиректории ...\**Project Outputs for CHTV7**. В интегральную библиотеку вносить изменения нельзя. Если все же такая необходимость есть, следует внести изменения в один из файлов проекта библиотеки CHTV7.LIBPKG и затем сделать **Project\Recompile Integrated Library ...**

Отметим также, что в отличие от **PCAD**, пакет **AD6** поддерживает в **FOOTPRINT** только 2 типа атрибутов **Designator** (аналог **REFDES**) и **Comment** (ему может быть присвоено значение любого параметра **Component** или аналога любого атрибута в **PCAD**).

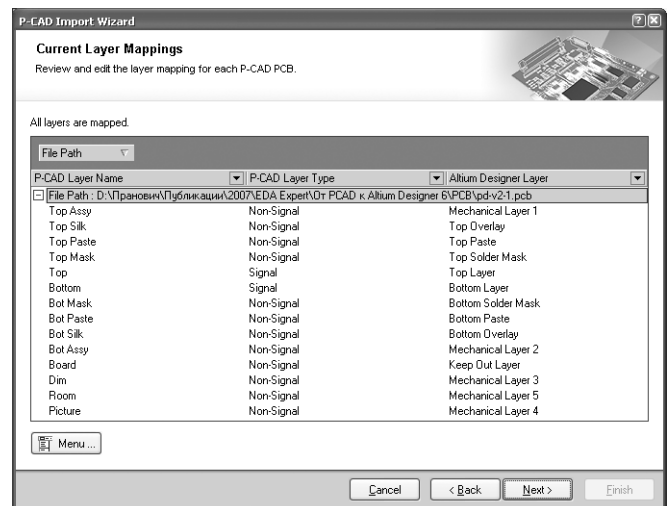
Далее данную библиотеку можно подключить к любому проекту отдельно, сохранить как интегральную и подключить как независимую ко всем проектам.

## Трансляция проектов

Проект в пакете **PCAD** содержит файл со схемой \*.SCH и соответствующий ему файл топологии \*.PCB. Схема и топология импортируются в **AD6** независимо, а затем они могут быть объединены в один проект. При импортировании автоматически создаются и библиотеки, из элементов входящих в схему или PCB-файл. Итак для примера возьмем небольшой проект **pd-v2-1.sch** и **pd-v2-1.pcb** с сайта [www.rodnik.ru](http://www.rodnik.ru) в разделе Обучение>Примеры.

Аналогично предыдущему разделу произведем следующие операции:

1. Открываем **pd-v2-1.sch** в пакете **PCAD** и заменяем все **Port** на тип **Horizontal**. Это позволит существенно меньше «дорабатывать» схему в пакете **AD6**

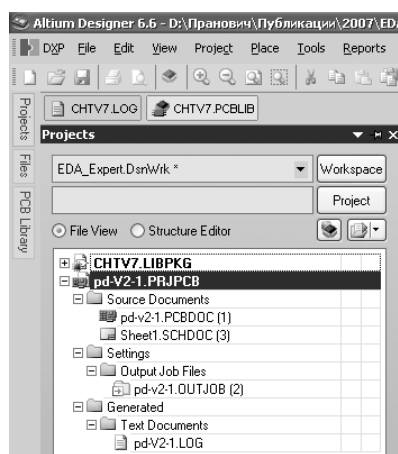


2. Открываем файл pd-v2-1.pcb в пакете PCAD

3. Сохраняем файлы pd-v2-1.sch и pd-v2-1.pcb в ASCII коде.

4. Командой **File/Import Wizard** импортируем указанные файлы в пакет **AD6**. При этом должны быть указаны все соответствия слоев **PCB** при импорте. Если автоматическое назначение не устанавливает все слои, сделайте это вручную. Как правило, используйте для этого один или несколько слоев «Mechanical», так как в «неопознанных» нестандартных слоях **PCB** обычно находится вспомогательная и другая информация (сборочные чертежи, размеры и т.п.), не имеющая непосредственного отношения к разводке.

5. В результате импорта создан проект pd-V2-1.PRJPCB в составе

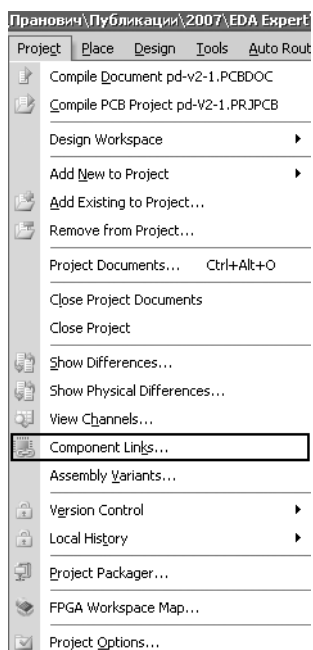


- pd-V2-1.PCBDOC – файл аналог pd-V2-1.PCB

- pd-V2-1.SCHDOC – файл аналог pd-V2-1.SCH. Для многослойных схем будет сделано несколько \*.SCHDOC с уникальными именами. В нашем случае исходная схема содержит только один лист.

- pd-V2-1.OUTJOB – файл настройки формирования параметров при выводе на печать. Туда переходят настройки печати, а также настройки производственных файлов.

- pd-V2-1.LOG – файл содержащий протокол импорта с общими об ошибках и замечаниях.



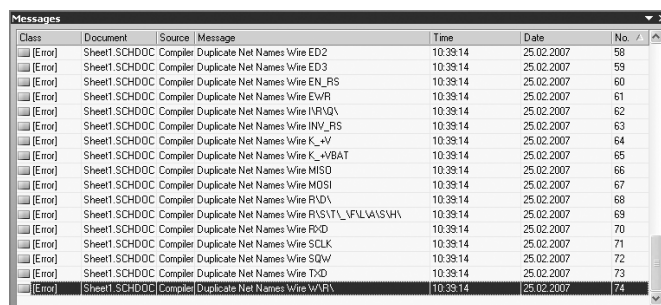
6. Следует отметить, что при преобразовании PCB-файла все имена цепей сохраняются (для NET с инверсией впереди ставится знак «~»). При преобразовании схем, все безымянные связи получают новые имена в соответствии с принятым порядком в пакете **AD6**. Таким образом, у нас схема сейчас не «согласована» с \*.PCBDOC проектом. Первым делом «свяжем» элементы схемы из \*.SCHDOC и соответствующие им **FOOTPRINT** из \*.PCBDOC. Для этого откроем pd-V2-1.PCBDOC и с помощью команды **Project/Component Link** установим соответствие, установив опцию «**Designator**». В результате все элементы, имеющие ранее одинаковые **REFDES** в схеме и в **PCB**, окажутся связанными и в новом пакете. Не связанными останутся три механических места, не имеющих и ранее изображений на схеме.

## Проверка целостности проекта при трансляции

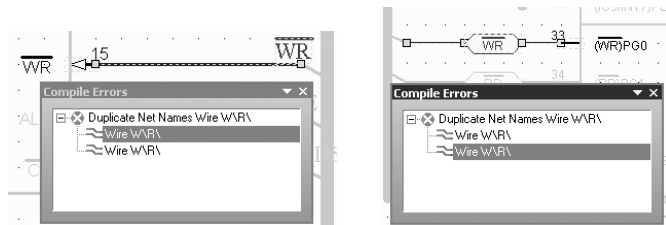
Как правило, с трансляцией PCB проекта пакета **PCAD** проблем не возникает. Существенно больше вопросов возникает со схемой и вызвано это существенными отличиями в обоих пакетах к правилам формирования имен цепей и способам их объединения.

Первым делом проверим целостность схемы и соединений после трансляции. Для этого сделаем pd-V2-1.SCHDOC активным документом и сделаем операцию **Project/Compile Document..** В общем случае для многослойных схем желательно эту операцию провести для всех листов схемы, а затем для всего проекта целиком (**Project/Compile Project...**). Однако у нас схема состоит из одного листа и достаточно ограничиться любой из них. В результате в окне **System/Message** мы имеем в нашем конкретном случае список из 74 **Error** и **Warning**. Следует просмотреть все **Error** и устранить их.

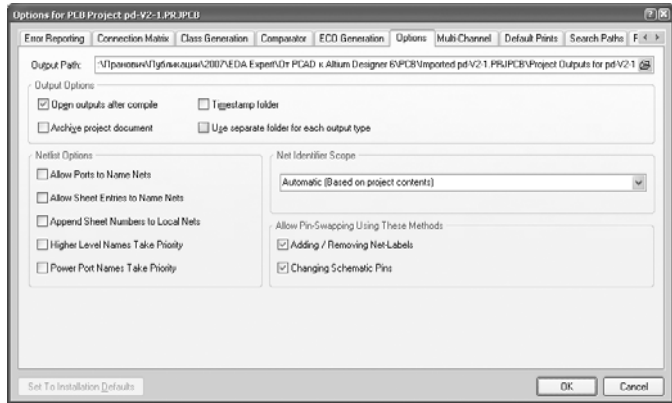
Не следует бояться большого числа сообщений типа **Error**, возникающих при трансляции. Все они, как правило, имеют одну и ту же причину и быстро устраняются. Рассмотрим их конкретно для нашего проекта, укажем причины и появления, способы их устранения и рекомендации для снижения их числа при трансляции других проектов.



1. Двойным щелчком на панели **Message** на конкретную строчку с **Error**, например, с номером 74, открываем окно **Compile Error**, где указаны все ссылки на компоненты и **NET**, которые вызвали данную ошибку. Двойным «щелчком» кнопки мышки сначала по первой надписи, затем по второй просматриваем части схемы, на которые ссылаются данные надписи.



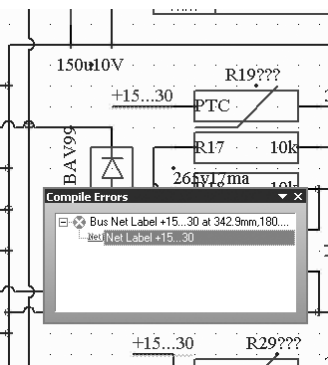
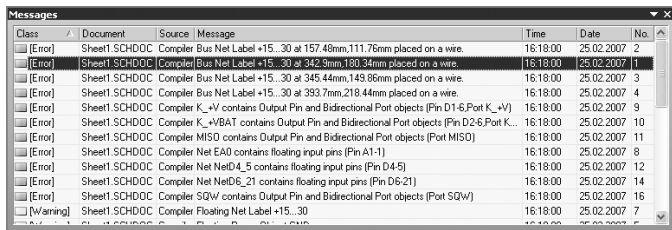
Как видно из рисунков, «вертикальный» **PORT** из пакета **PCAD** транслировался в **Net Name** пакета **AD6**, а «горизонтальный» **PORT** – в аналогичный **PORT** пакета **AD6**. В исходном пакете это была одна и та же **WIRE**, так как для **PCAD** все **PORT** являются глобальными. Соответственно, при импорте из **PCAD** в пакет **AD6**, транслятор ставит всем **Net Name** и **Port** тип **Global**. Но в пакете **AD6** **Port** и **Net Name** несут разную смысловую нагрузку. Для устранения этого есть два пути: или привести все **PORT** в пакете **PCAD** к одинаковому виду, или устранить это уже методами **AD6**. Воспользуемся вторым способом.



2. Так как схема состоит из одного листа, нам вообще не нужен в этом проекте тип **Global**, поэтому изменим параметры проекта. Откроем окно **Project/Project Option** и на вкладке **Option** для параметра **Net identifier Scope** выберем параметр **Automatic...** и снимем галки **Allow Port To Name Nets** и **Allow Sheet enter To Name Nets**. Пакет **AD6** действительно полностью поддерживает иерархические проекты и **Allow Port To Name Nets** и **Allow Sheet enter To Name Nets** предназначены именно для этого и не нужны при импорте из пакета **PCAD**, который не поддерживает иерархию.

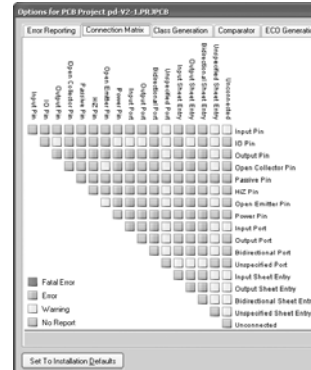
Там, где стоят **Port**, на схеме дополнительно поставим идентичные по названию **Net Label**. (Или же в пакете **PCAD** перед трансляцией нужно привести все **PORT** к одному типу. И неизвестно, что проще и быстрее).

3. Повторим операцию **Project/Compile Document...** Число всех сообщений сократилось до 30, из них ошибок уже только 11. Это означает, что около 50 сообщений об ошибках компиляции мы устранили просто настройкой свойств проекта и установкой **Net Label** на **Port**, как требуют правила пакета **AD6**. Однако для других, особенно сложных проектов, настройки проекта могут принимать и другие значения.



4. Первые 4 ошибки из списка идентичны по типу. Они связаны с тем, что в исходном проекте разработчик использовал **PORT** с именем «+15...30» для указания диапазона допустимых входных напряжений. **AD6** использует символ «..» для указания имени **BUS** (шины сигналов с одноименными именами и переменной цифровой частью). Такая ошибка легко устраняется выделением всех идентичных **Net Label** (в нашем случае в трех местах **Net Label**=+15...30) и изменением значения допустимого для именования **Wire** (в нашем случае заменим на **Net Label**=+15+30).

Остальные **Error** относятся к группе проверки **ERC** и так как исходная схема в пакете **PCAD** не подвергалась этой проверке, следует отнести их к **Warning**, для этого настройте **Connection Matrix** как будет указано ниже.

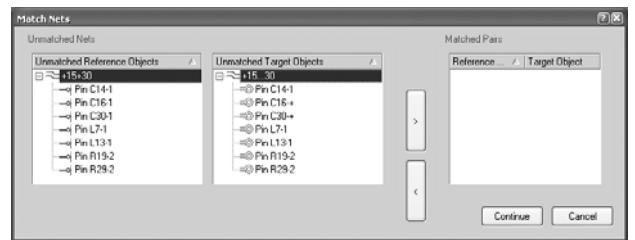


5. Следующие ошибки касаются проверки электрической целостности сигналов и мы переведем их в разряд **Warning**, полагаясь целиком на корректность в этом плане исходной схемы. Для настройки командой **Project/Project Option** измените на вкладке **Connection Matrix** соответствующие пункты проверок с класса **Error** на **Warning** или вообще отключите проверку. Анализ всех остальных **Warning** говорит, что они относятся также к проверке электрической целостности сигналов и мы будем считать процесс первой проверки схемы успешно завершенным.

Анализ всех остальных **Warning** говорит, что они относятся также к проверке электрической целостности сигналов и мы будем считать процесс первой проверки схемы успешно завершенным.

### Согласование Netlist для pd-V2-1.SCHDOC и pd-V2-1.PCBDOC

Привести в соответствие имена цепей в **pd-V2-1.SCHDOC** и **pd-V2-1.PCBDOC** можно взяв за основу имена или из **PCBDOC**, тогда в большей мере сохранится соответствие старому проекту, но на схеме будут поставлены все «длинные» имена типа **NETXXXXXXXX**, или из схемы – **SCHDOC** – тогда будет поддержка проекта в новом пакете и схема не будет изобиловать неинформативными именами цепей. В первом случае следует воспользоваться командой при активном **PCBDOC** документе – **Design/Update Schematic...**, во втором – **Design/Import Change from...** или при активном **SCHDOC** – **Design/Update PCB Document**.



1. Итак, применим команду **Design/Update PCB Document**. После сообщения «**Match Manually**» нажимаем кнопку **Yes**. И в окне сообщений «**Match Nets**» видим сообщение о несоответствии имен в схеме и **PCBDOC**. Следует всегда внимательно анализировать все несоответствующие имена и при необходимости отменить операцию и вернуться к коррекции схемы, а возможно и **PCBDOC** документа

2. В нашем случае несоответствие только одно и связано с тем, что мы действительно изменили имя цепи в схеме. Это означает, что не только исходный проект был правильно подготовлен, но и мы предварительно сделали все, для исключения ошибок. Можем смело принимать это изменение и считать проект полностью согласованным.

Итак, процесс импорта из **PCAD** в **AD6** завершен, включая согласование схемы и топологии. Автор не надеется, что у новых пользователей при импорте все пройдет также успешно, но надеется, что статья окажет действенную помощь при трансляции собственных проектов.

# Сваппирование выводов и логических частей микросхем в Altium Designer 6

Алексей Сабунин, [sabunin@rodnik.ru](mailto:sabunin@rodnik.ru)

**Быстро растущая интеграция электронных средств ведет к постоянному уплотнению монтажа радиоэлементов и, соответственно, увеличению соединений на печатной плате. Задача размещения элементов на плате порой бывает очень трудной, ведь необходимо не только учесть схемотехническое решение и конструктивные особенности, но и хотелось бы минимизировать длину соединений. Первые два требования являются основной задачей разработчика печатных плат, а третья задача может быть значительно упрощена при использовании логически заменяемых частей на плате (выводов, частей микросхем и т.д.)**

Сваппирование выводов элементов (логических частей микросхем) – это процедура замены расположения элементов, имеющих одинаковое логическое значение, для минимизации длины и избежания перекрещивания соединений. В программе Altium Designer имеется очень мощный инструмент для решения данной задачи, позволяющий на любом этапе управлять элементами, пригодными для сваппирования.

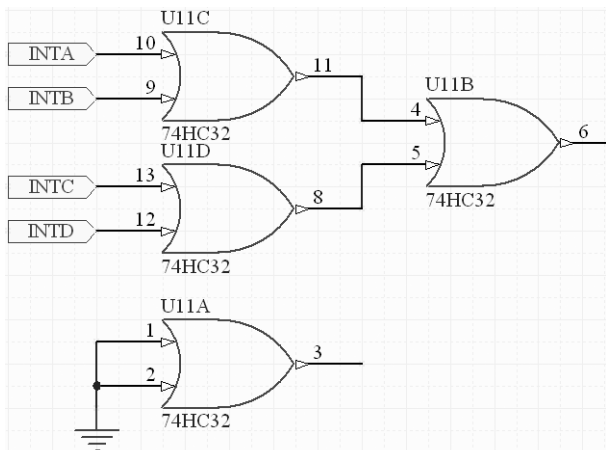


Рис. 1. Микросхема состоящая из 4 логических частей

Для применения операции сваппирования компоненты используемые в схеме должны быть предварительно подготовлены, т.е. необходимо описать логически равные выводы и части микросхем. В Altium Designer данная процедура может быть выполнена на различных этапах, но разумнее всего указать необходимые данные уже на этапе создания библиотечного компонента. Например, микросхема 74HC32, показанная на рисунке 1, состоит из 4 логических частей, каждая из которых эквивалентна друг другу, причем внутри одной такой части входные выводы также эквивалентны. Для того чтобы описать условия эквивалентности выводов и частей микросхемы, необходимо в режиме редактирования библиотеки выполнить Tools>Configure Pin Swapping.

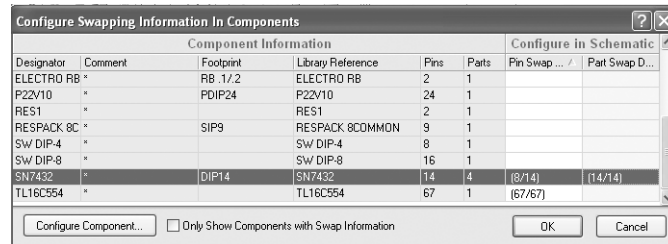


Рис. 2. Окно выбора элемента для ввода информации об эквивалентных частях

После выполнения данной команды открывается окно, показанное на рисунке 2, в котором представлены все компоненты данной библиотеки. Последние два столбца показанной таблицы указывают об уже описанных эквивалентных частях (Pin Swap и Port Swap). В данном окне необходимо выбрать компонент для описания и нажать кнопку Configure Component, после чего появится окно, показанное на рисунке 3.

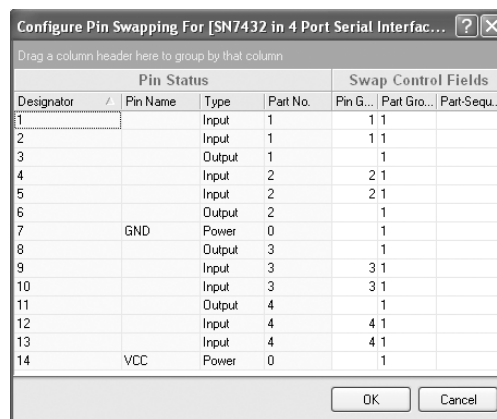


Рис. 3. Таблица описания эквивалентности выводов и частей компонента

В данной таблице слева в группе Pin Status показана начальная информация о выводах компонента, которая не подлежит редактированию. Справа в группе Swap Control Fields поля для указания эквивалентности. В данном случае для микросхемы показанной на рисунке 1, задается следующая информация: во-первых в графу Part Group ставится единица, что говорит о том, что все 4 части микросхемы могут меняться местами, во-вторых в графу Pin Group напротив эквивалентных выводов ставятся одинаковые цифры. Стоит отметить, что информация об эквивалентности может быть любым текстовым символом, как в графе Pin Group, так и в Part Group. В нашем случае внутри каждой части микросхемы 74HC32 входные выводы эквивалентны, поэтому у выводов 1 и 2 в графе Pin Group стоят единицы, у выводов 4 и 5 двойки и т.д. После

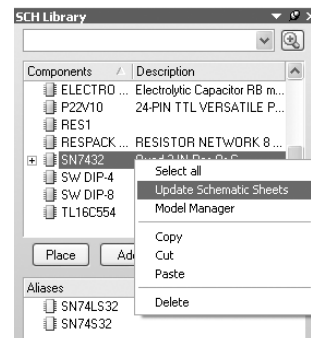


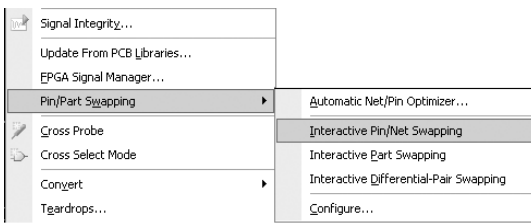
Рис. 4. Обновление компонента из библиотеки

внесения информации об эквивалентности частей закрываем все окна нажатием кнопки OK.

Чтобы описанные данные вступили в силу на схеме необходимо внести эти изменения из библиотеки в схему, для чего выбираем необходимый компонент в панели SCH Library и, после нажатия правой кнопки мыши, выбираем Update Schematic Sheet.

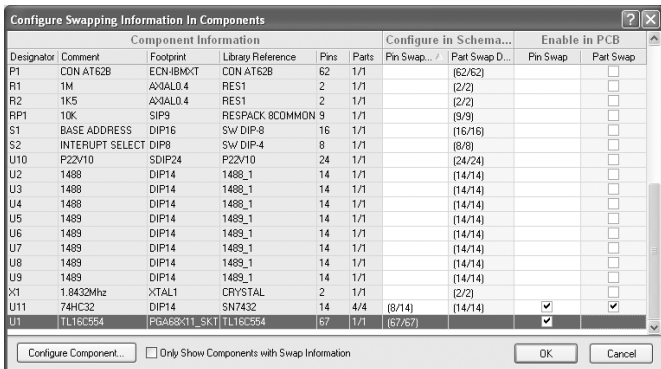
Следующим действием обновляем плату в соответствии с изменениями на схеме, для чего в режиме редактирования платы выполняем Design>Update Schematics in \*.prjpcb.

В редакторе печатных плат для управления сваппированием выводов предназначена группа команд, вызываемая по Tools>Pin/Part Swapping (см. рис. 5.)



**Рис. 5. Группа команд для сваппирования выводов и частей микросхем**

Здесь имеются следующие команды: Automatic Net/Pin Optimizer – автоматическая оптимизация цепей и выводов, Interactive Pin/Net Swapping – сваппирование выводов, Interactive Part Swapping – сваппирование частей микросхем, Interactive Differential-Pair Swapping – сваппирование проводников дифференциальных пар. Последняя команда в данной группе – Configure, предназначена для описания эквивалентности, эту задачу мы выполняли на этапе формирования библиотек. При выполнении команды Tools>Pin/Part Swapping>Configure, появляется окно, показанное на рисунке 6.

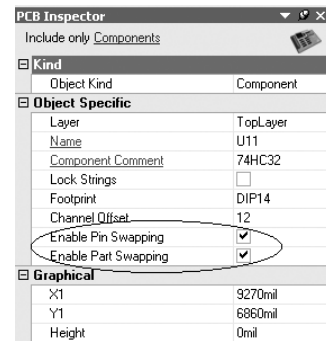


**Рис. 6. Конфигурация компонентов для сваппирования**

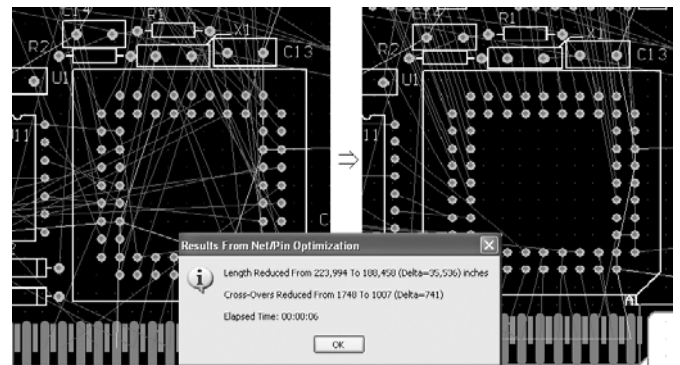
Показанное окно похоже на одноименное окно в редакторе библиотечных компонентов, за исключением последней графы Enable in PCB, в которой производится включение или выключение данного элемента при сваппировании. Описанное действие более удобно выполнять через панель Inspector, которая вызывается нажатием клавиши F11 при выделенном компоненте (см. рис. 7). О правильности выбора компонента говорит надпись Component в строке Object Kind (Тип компо-

нента). После этого следует включить/выключить, при необходимости, опции Enable Pin Swapping и Enable Part Swapping (Разрешить сваппирование выводов и Разрешить сваппирование логических частей компонента, соответственно).

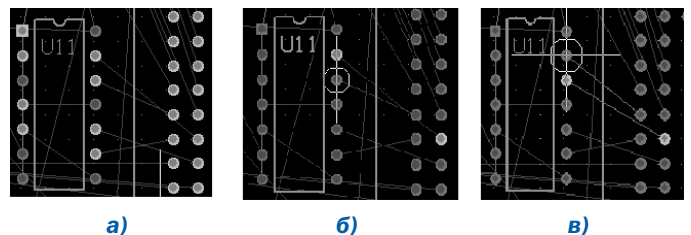
После описания эквивалентности выводов и частей микросхем и включения этих опций для соответствующих компонентов на плате можно перейти к самой процедуре сваппирования, которая, как уже было описано, может быть выполнена различными способами. Самый простой вариант – выполнить автоматическое сваппирование с помощью команды Tools>Pin/Part Swapping>Automatic Net/Pin Optimizer. В этом случае программа будет оптимизировать расположение выводов и частей микросхем таким образом, чтобы максимально уменьшить суммарную длину связей и избежать перекрещиваний. При завершении команды Automatic Net/Pin Optimizer программа выдаст сообщение о проделанной работе в виде изменения суммарной длины цепей (это сообщение и результат работы показан на рисунке 8).



**Рис. 7. Разрешение и запрет сваппирования для выводов и частей компонента через панель Inspector**

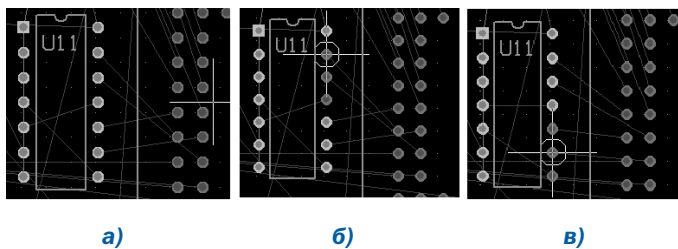


**Рис. 8. Результат выполнения команды Tools>Pin/Part Swapping> Automatic Net/Pin Optimizer**



**Рис. 9. Результат выполнения команды Tools>Pin/Part Swapping> Interactive Pin/Net Swapping**





**Рис. 10. Результат выполнения команды Tools>Pin/Part Swapping> Interactive Part Swapping**

Автоматическое сваппирование переставляет местами и выводы и части микросхем, разрешенные для сваппирования.

С помощью команды Tools>Pin/Part Swapping> Interactive Pin/Net Swapping можно выполнить сваппирование выводов одной указанной микросхемы. Порядок операций при использовании данной команды такой: после выбора команды все выводы, разрешенные для сваппирования, подсвечены (рис. 9а) и необходимо выбрать вывод для замены; после выбора вывода будут подсвечены те выводы микросхемы, с которыми разрешено поменять местами выбранный вывод (рис. 9б); после выбора второго вывода они меняются местами и линии связи перерисовываются (рис. 9в).

По похожему алгоритму происходит операция сваппирования частей микросхемы. После выбора команды Tools>Pin/Part Swapping> Interactive Part Swapping на плате будут подсвечены все микросхемы, состоящие из логических эквивалентных частей (рис. 10а). Далее выбирается вывод одной из логических частей, после чего все выводы, принадлежащие данной части, будут затенены (рис. 10б). Выбирается вывод другой логической части, с которой необходимо поменять выбранную, после чего происходит смена частей и перерисовка связей (рис. 10в).

Используя операцию сваппирования можно не меняя расположения компонентов добиться значительного упрощения топологии трассировки проводников на печатной плате.

Применение различных видов сваппирования возможно лишь при грамотном составлении библиотек компонентов и точном описании эквивалентных частей. После выполнения сваппирования информацию о переназначении выводов можно передать в редактор схем, причем, в данном случае, будет меняться расположение выводов на условно-графическом отображении компонента. Данная операция особенно актуальна при использовании микроконтроллеров и микропроцессоров, так как назначение выводов последних может быть изменено на программном уровне.

Более подробно о возможностях сваппирования выводов и частей микросхем можно посмотреть в справочном файле руководства Altium Designer под названием AP0138 Pin and Part Swapping with Dynamic Net Assignment.PDF. Кроме того посмотреть информацию по данной теме и другим уникальным возможностям программы можно на сайте разработчиков: <http://www.altium.com/Community/TRAININGcenter/>. Указанная страница представляет собой учебный центр Altium, в котором можно скачать учебные руководства, видео-примеры и ознакомиться с графиком учебных курсов Altium. ■

## Новости



На Международной конференции DesignCon 2007, прошедшей в г. Санта Клара (шт. Калифорния) в конце января текущего года, комплексный пакет разработки электронных систем Altium Designer 6 компании Altium Limited был признан лучшим в своей номинации и получил награду DesignVision от Международного инженерного консорциума (International Engineering Consortium's (IEC)).

Altium Designer 6 был выбран из группы финалистов, считающихся самыми уникальными, инновационными продуктами, наиболее приспособленными для внедрения на производстве. С появлением Altium Designer 6, компания Altium принципиально изменила технологию проектирования, моделирования и отладки электронных средств: она предоставила всем разработчикам электроники возможность использовать весь потенциал современного поколения программируемых устройств для создания высокоинтеллектуального оборудования в кратчайшие сроки, независимо от базового знания основ ПЛИС и языков программирования HDL. В отличие от многочисленных аналогичных систем сторонних производителей, которые рассматривают разработку электронных средств как пошаговую работу в нескольких продуктах, Altium Designer 6 объединяет схемную, программную и аппаратную части в единой оболочке. Это позволяет разработчикам электроники максимально сосредоточиться на проекте с целью создания качественных электронных продуктов.

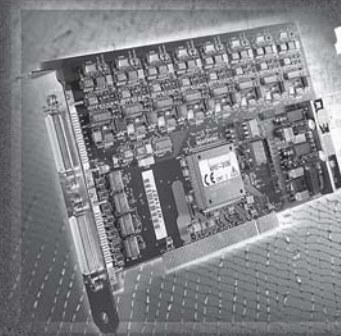
## ЗАО "Многослойные печатные платы"

### Производство печатных плат

третьего, четвертого (пятого) класса точности

по третьей, четвертой группам жесткости эксплуатации

до 24 слоев!



Лидер производства многослойных печатных плат в Санкт-Петербурге

195299, г. Санкт-Петербург, ул. Киришская, 2  
Тел./факс: +7 812 596 5767  
E-mail: [order@zaompp.spb.ru](mailto:order@zaompp.spb.ru) [www.zaompp.spb.ru](http://www.zaompp.spb.ru)

# Инструментарий глобального редактирования в Altium Designer 6.0

Алексей Сабунин, [sabunin@rodnik.ru](mailto:sabunin@rodnik.ru)

**Р**азработка проекта в САПР Altium Designer – это процесс формирования логической связанности в виде схемы, с последующим представлением набора объектов в рабочей области платы. Даже на небольшой схеме может содержаться много компонентов, каждый с математическими моделями и параметрами. В процессе проектирования свойства этих компонентов могут нуждаться в модификации, так как конструктор работает в условиях противоречивых требований.

Для поддержки задачи редактирования нескольких объектов, предварительные версии Altium Designer содержали инструментарий, называемый Глобальным Редактированием (Global Editing). Основной подход к реализации этого инструментария состоял в редактировании одного объекта, а затем в применении этих изменений к другим объектам. В последних версиях программы для выполнения подобных операций предназначается группа инструментов (панелей). Работа по глобальному редактированию выполняется по следующему алгоритму: выделение объекта, определение группы объектов по заданным свойствам, модификация параметров и, наконец, внесение изменений.

## Групповое выделение объектов

На самом деле имеется несколько способов выбора объектов, например, можно использовать стандартные варианты выделения, используя Shift+Click. Такой подход рационален при выборе незначительного числа объектов или когда имеется несколько типов объектов, редактируемых одновременно, находящихся на одном листе.

Для выделения нескольких объектов, которые могут при этом находиться на разных листах схемы, используется команда **Find Similar Objects**. Для открытия этого диалога нажмите правой кнопкой на одном из объектов редактирования и выберите из контекстного меню **Find Similar Objects**.

Рассмотрим данную процедуру на конкретном примере, взятом из директории *C:\Program Files\Altium Designer 6\Examples* под названием *4 Port UART and Line Drivers*. Скажем, необходимо изменить имя цепи питания на схеме с  $-12V$  на  $-5V$ . Это потребует изменения атрибута всех портов питания  $-12V$  на всех листах.

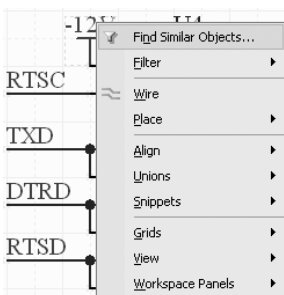


Рис. 1.

1. Первым шагом необходимо обнаружить один из данных портов на схеме, выполнить нажатие правой кнопкой на нём и выбрать **Find Similar Objects** (рис.1), после чего появится окно, показанное на рисунке 2.

2. После выхода в окно **Find Similar Objects** необходимо создать запрос, т.е. указать критерии выбора объектов на схеме (плате). Данное окно имеет три столбца, в первом перечислены параметры, доступные для данного типа объектов (набор этих параметров значительно меняется от типа выбранного объекта), во втором столбце указано текущее значение параметра для выбранного объекта, а в последнем столбце критерий выбора. Для каждого параметра объекта вы можете установить такие свойства сравнения, как *Same* (Одинаковый), *Different* (Другой) или *Any* (Любой). В рассматриваемом примере нас интересуют порты питания  $-12V$ , таким образом в окне необходимо в строках Object Kind (тип объекта) и Text (текст) указать критерий выбора Same, в результате данный запрос применим к портам питания (Power Object) со значением  $-12V$  (см. выделения на рис.2). Все остальные параметры имеют критерия Any, т.е. их значение не имеет значения.

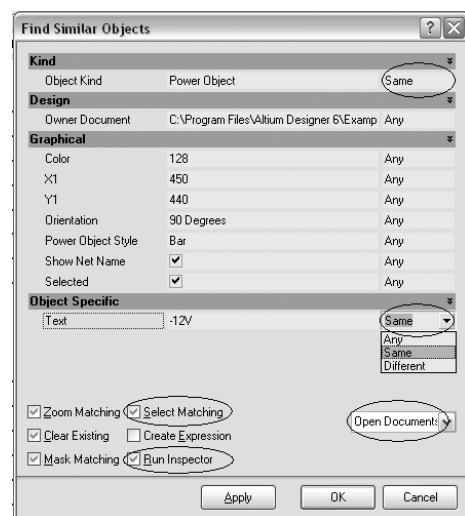


Рис. 2.

После установки критерия выбора, необходимо указать область действия запроса и выбрать команду для запроса (при необходимости). В нашем случае указываем область действия **Open Document** (открытые документы, предполагается, что уже открыты все листы схем указанного проекта) и включаем опции **Select Matching** и **Run Inspector** (Выделить указанные объекты и запустить панель Inspector после выхода из окна **Find Similar Objects**). После выбора указанных настроек и нажатия клавиши OK запускается панель **Inspector** (рис. 3).

## Групповое изменение свойств объектов

3. Оба редактора схемы и платы содержат панель Inspector. Основная задача панели Inspector – вывести список свойств выбранных объектов. Набор выбранных объектов может быть только одинакового типа, например, на рисунке 3 показаны свойства пяти портов питания.

Свойства идентичные для всех выбранных объектов получают отображение их значений, например, в данном случае показан цвет портов питания (Color), стиль порта питания (Power Object Style – Bar) и опция Show Net Name (Отображать название цепи). Для каждого свойства порта питания, имеющего различные значения будет указано <...> (например, в позиции X1). Это означает, что не все эти пять объектов имеют одно и то же значение для X1. Кроме перечня свойств объекта панель Inspector имеет две опции по определению области

действия панели: это опция Include, которая устанавливает ограничения на тип отображаемых параметров, и опция from, определяющая документы с которыми ведется работа. В нашем случае в опции Include имеется только один выбор – Power Object (так как панель Inspector была запущена из окна Find Similar Objects), а в опции from необходимо выбрать Open Document of the Same Project (Открытые документы данного проекта). В результате выполнения всех действий в строке состояния панели Inspector будет указано количество выбранных объектов и на скольких листах они находятся (см. рис. 3).

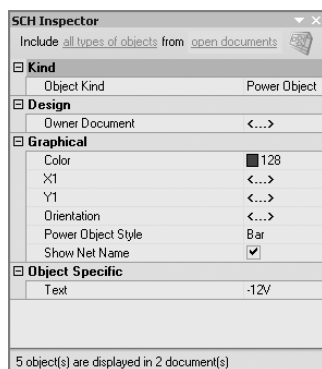


Рис. 3.

Панель Inspector может быть использована и для работы со свойствами единичных объектов, что более удобно, чем каждый раз заходить в свойства объекта двойным щелчком мыши, либо вызывать из контекстного меню по правой клавише. При запущенной панели Inspector, выбрав объект на схеме (плате), его свойства будут отображены в панели и доступны для редактирования, при этом не будет стандартного окна свойств объекта, которое к тому же закрывает собой большую часть документа.

4. Выбрав объекты и просмотрев их свойства можно перейти к редактированию необходимого параметра. В рассматриваемом примере устанавливаем указатель мыши в строку Text, вместо  $-12V$  вводим новое значение  $-5V$  и нажимаем **Enter**. После проделанных манипуляций значение метки порта питания  $-12V$  сменилось на  $-5V$  на всех листах схемы.

При последовательном выполнении описанных действий после смены имен портов все другие объекты на схеме маскируются (т.е. показаны более светлым цветом и не доступны для редактирования). Чтобы снять маскировку и продолжить работу с документом необходимо нажать комбинацию клавиш Shift+C.

## Добавление нового параметра для группы объектов

Редактирование, которое выполнялось выше, относилось к примитиву, т.е. одному из базовых объектов, используемых в схемном редакторе. Более сложные объекты, такие как компоненты, называют составными объектами; они являются, по существу, набором примитивов.

Рассмотрим пример типичного группового объекта, редактирование которого необходимо выполнить. Данный проект (4 Port UART and Line Drivers) содержит несколько конденсаторов  $0,1\mu F$ , для которых необходимо добавить параметр Напряжение. Данную процедуру сделаем в несколько шагов:

1. Выберем все конденсаторы данного типа
2. Добавим новый параметр для конденсатора
3. Установим видимость добавленного параметра

### Шаг 1. Выбор всех конденсаторов $0,1\mu F$ в проекте

Находим на схеме конденсатор C4, который принадлежит редактируемой группе, нажимаем на нем правой кнопкой мыши и запускаем **Find Similar Objects**. Окно **Find Similar Objects** имеет несколько другой вид – перечень доступных свойств гораздо больше, чем при работе с примитивом. Зададим запрос на выделение параметров следующим образом (рис. 4) – ограничение на позиционное обозначение (C\* – выбор только конденсаторов) и на комментарий ( $0,1\mu F$  – выделять только с данным напряжением). Включаем опции **Select Matching** и **Run Inspector** и указываем область выбора – все открытые документы. После нажатия кнопки OK запускается панель Inspector.

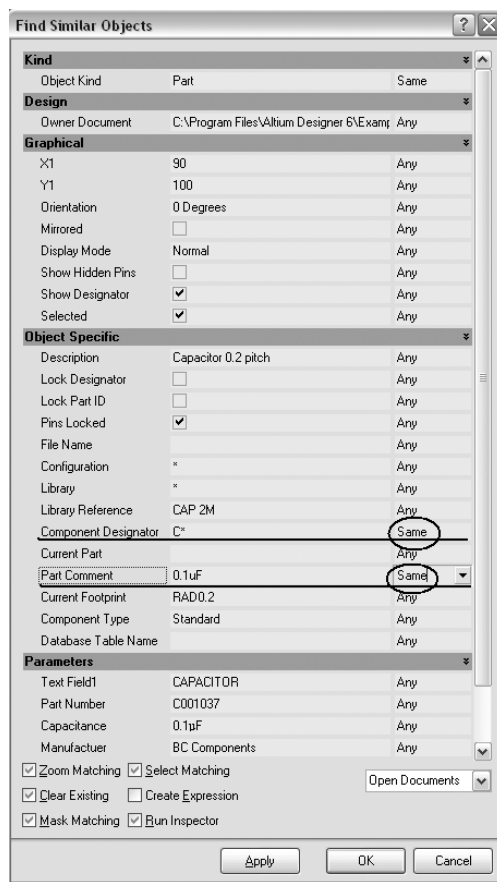


Рис. 4.

### Шаг 2. Добавление нового параметра

Для составных объектов в панели Inspector имеется вкладка Parameters (см. рис. 5), в которой перечислены все параметры, назначенные для выбранных компонентов. Чтобы добавить параметр Напряжение, устанавливаем курсор в поле Add User Parameter и вводим значение параметра 10V, после чего нажимаем Enter. После ввода значения параметра появляется запрос на ввод названия самого параметра, здесь необходимо ввести его название (здесь – Напряжение). После проделанных действий у выбранных компонентов появился новый параметр, однако на схеме он пока не отображен.

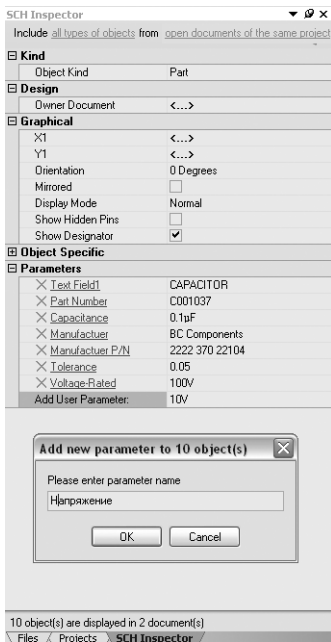


Рис. 5.

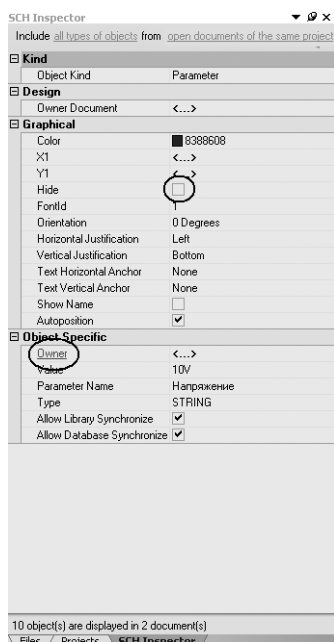


Рис. 6.

### Шаг 3. Отображение видимости параметра компонента

Для того, чтобы сделать добавленный параметр видимым, необходимо менять уже его свойства, а не свойства компонента. Чтобы перейти к свойствам параметра необходимо его выбрать в панели Inspector, после чего в этой же панели появляются свойства параметра, о чем свидетельствует надпись Parameter в строке Object kind, появившаяся вместо Part.

Следующим действием нужно выключить опцию Hide (см. рис. 6), после чего на листе схемы появилось значение параметра (10V). Теперь, чтобы от свойств параметра вернуться назад к свойствам компонента, необходимо выбрать строку Owner в панели Inspector (см. рис. 6).

## Редактирование нескольких параметров различных компонентов

При проектировании каждому типу объектов может быть назначено несколько параметров, информация о которых используется для оформления документации. Параметры документа используются для оформления чертежей схемы и платы, параметры компонента идут для оформления перечней и спецификаций. Все используемые параметры могут редактироваться индивидуально для каждого компонента, при высокой плотности современных устройств это бывает нерационально, а иногда невозможно. Как поменять параметры для одинаковых компонентов было показано в предыдущих разделах, здесь посмотрим как изменить параметры для разных объектов.

Для данной задачи используется окно управления параметрами, которое вызывается по команде **Parameter Manager** из меню **Tools**. После такого выбора появляется диалог *Parameter Editor Option*, в котором необходимо указать – с какими параметрами ведется работа.

В данном случае (рис.7) выбираем Parts – т.е. будем менять параметры компонента, причем желательно включить опцию **Exclude System Parameters** (Исключить системные параметры). После нажатия кнопки ОК откроется окно, показанное на рисунке 8, в котором можно поменять значение любого параметра.

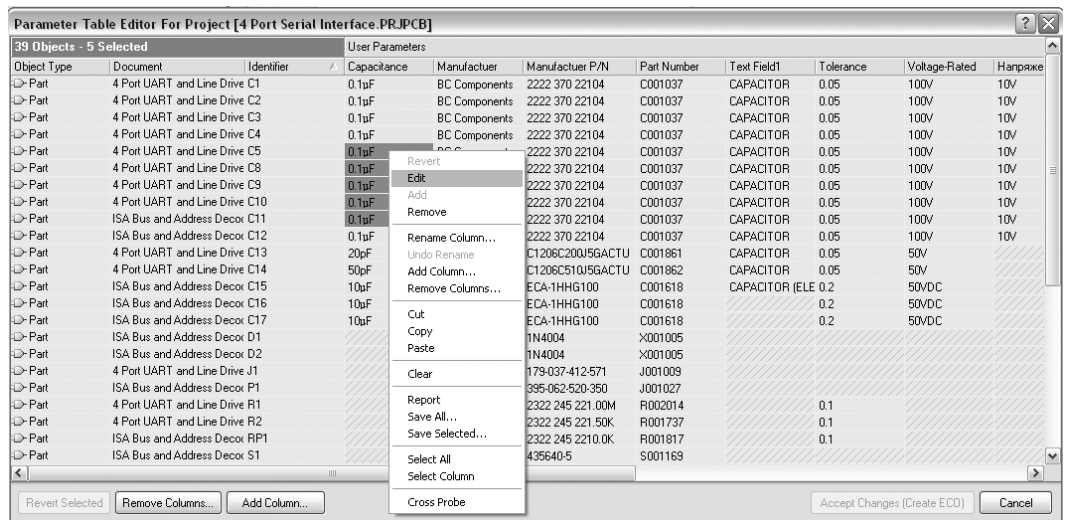


Рис. 8.

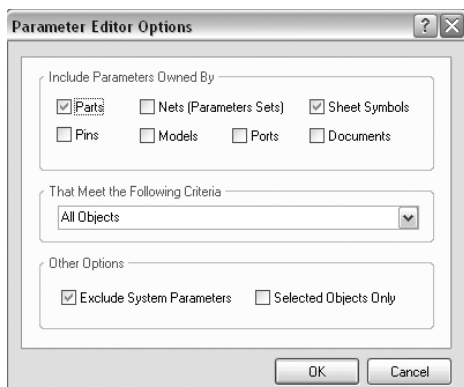


Рис. 7.

Чтобы изменить значение группы параметров, необходимо щелкнуть правой клавишей на выделении и выбрать Edit, после чего можно ввести новый параметр, который будет применен ко всей выделенной группе компонентов. Важной особенностью работы с данным окном является его взаимоподдержка с внешними таблицами (например Excel), т.е. можно копировать фрагменты таблицы в Excel и после редактирования вставлять обратно. Причем стоит отметить, что здесь же возможно и добавить новый параметр, используя кнопку Add Column.

В данной статье приведены основные приемы глобального редактирования. Кроме указанных возможностей для данных целей используется панель LIST и некоторые другие панели, назначение которых несколько отличается для различных редакторов и будет подробно рассмотрено в следующем номере журнала.

# К вопросу разработки моделей цифровых микросхем для P-CAD 2004–2006

Валерий Татаринов, info@rodnik.ru

## Введение

Соответствие результатов моделирования электрических схем характеристикам реальных образцов РЭА определяется точностью математических моделей элементов, используемых в схеме. Параметры моделей должны определяться на основе электрических параметров элементов, приведенных в технических условиях и справочной информации. В статье приведено краткое описание основных параметров моделей, определяющих электрические характеристики цифровых TTL и КМОП микросхем, предлагаются рекомендации по расчету этих параметров. Приведены примеры, иллюстрирующие задание основных параметров в текст описания модели микросхемы.

Модель цифровой микросхемы представляет собой описание входов и выходов микросхемы и их взаимосвязей, алгоритма функционирования микросхемы и ее электрических характеристик. Модели разрабатываются на специализированном языке системы моделирования SimCode и размещаются в файлах с расширением \*.txt (в исходном текстовом виде) или \*.scb (в упакованном формате, полученном в результате компиляции файлов \*.txt). Подробное описание языка SimCode, рекомендации по разработке моделей цифровых микросхем и пример модели в исходном тексте приведены в электронных документах «P-CAD 2004 Circuit Simulator User's Guide.pdf» и «P-CAD 2004 Circuit Simulator User's Guide.pdf», поставляемых вместе с P-CAD. Язык SimCode позволяет при разработке моделей задавать статические и динамические характеристики микросхем, учитывать влияние температуры, напряжения питания и нагрузочную способность микросхем.

Электрические параметры цифровых микросхем, необходимые для разработки моделей, приведены в таблице 1.

Таблица 1.

Параметр	Обозначение	Режим измерения
Напряжение источника питания	$U_{CC \min}$	
	$U_{CC \max}$	
Входное напряжение высокого уровня	$U_{IH \min}$	Напряжение питания, $U_{CC}$
Входное напряжение низкого уровня	$U_{IL \max}$	
Время задержки распространения сигнала при выключении	$t_{PLH}$	Напряжение питания, $U_{CC}$
Время задержки распространения сигнала при включении	$t_{PHL}$	
Выходное напряжение высокого уровня	$U_{OH \min}$	Напряжение питания, $U_{CC}$ Выходной ток высокого уровня, $I_{OH}$
Выходное напряжение низкого уровня	$U_{OL \max}$	Выходной ток низкого уровня, $I_{OL}$
Выходной ток в состоянии «выключено»	$I_{OZ \max}$	Напряжение на выходе, $U_o$
Входной ток высокого уровня	$I_{IH \max}$	Входное напряжение высокого уровня, $U_{IH}$
Входной ток низкого уровня	$I_{IL \max}$	Входное напряжение низкого уровня, $U_{IL}$ Напряжение питания, $U_{CC}$
Ток потребления	$I_{CC \max}$	Напряжение питания, $U_{CC}$

Как правило все параметры, приведенные в таблице 1, можно получить из документации на микросхему (технических условий, справочной литературы). Некоторых параметров моделей нет в документации. В качестве таких параметров допустимо использовать параметры из описаний моделей микросхем-аналогов, поставляемых вместе с P-CAD.

В начале текста SimCode модели, сразу после идентификации ссылки на модель, размещаются объявления имен входных переменных модели и выводов питания (функция **INPUTS**), выходных переменных модели (функция **OUTPUTS**), а также объявляются все целые и вещественные переменные, используемые в модели (функции **INTEGERS** и **REALS**).

### Пример 1:

```
INPUTS VCC, GND, IN;
OUTPUTS VCC_LD, IN_LD, OUT;
INTEGERS tblIndex;
REALS tt_val, temp_tp, tplh_val, tphl_val, ril_val, rih_val,
ricc_val, riccl_val, ricch_val;
```

Затем объявляются выводы питания и заземления и устанавливаются значения напряжений на них (функция **PWR\_GND\_PINS**):

```
PWR_GND_PINS (< имя вывода питания >, < имя вывода земли >);
```

Функция определяет, какие из выходных выводов, заданных в **INPUTS**, являются выводами питания и земли, а также устанавливает абсолютные значения зарезервированных в SimCode переменных:

```
pwr_param = UVCC – напряжение на выводе питания;
gnd_param = UGND – напряжение на выводе земли.
```

### Пример 2:

```
INPUTS VCC, GND, PRE, DATA, CLK, CLR;
PWR_GND_PINS (VCC, GND);
```

В примере 2:

```
pwr_param = < напряжение на выводе с именем VCC >;
gnd_param = < напряжение на выводе с именем GND >.
```

## Задание допустимых границ изменения напряжения источника питания

Задание допустимых границ изменения напряжения источника питания производится функцией **SUPPLY\_MIN\_MAX**:



**SUPPLY\_MIN\_MAX** ( $< U_{CC\ min} >, < U_{CC\ max} >$ );

где:  $U_{CC\ min}$  и  $U_{CC\ max}$  – минимально и максимально допустимые величины напряжения источника питания (см. табл. 1).

Функция проверяет напряжение на выводе питания и при выходе его за допустимые границы выдает соответствующее сообщение, после завершения моделирования.

**Пример 3:**

для микросхемы KP1554ЛН1:  $U_{CC\ min} = 3В$ ,  $U_{CC\ max} = 5.5В$   
**SUPPLY\_MIN\_MAX** (3, 5.5);

**Задание максимального напряжения низкого уровня и минимального напряжения высокого уровня на выходах микросхемы**

Задание максимального напряжения низкого уровня ( $U_{OL\ max}$ ) и минимального напряжения высокого уровня ( $U_{OH\ min}$ ) производится функцией **VOL\_VOH\_MIN** для ненагруженных выходов микросхемы:

**VOL\_VOH\_MIN** ( $< dVol >, < dVoh >, < dVohl >$ );

где:  $dVol$  – значение разности напряжений  $U_{OL\ max}$  и  $U_{GND}$ ;  
 $dVoh$  – значение разности напряжений  $U_{OH\ min}$  и  $U_{VCC}$ ;  
 $dVohl$  – минимально допустимое значение ( $U_{OH\ min} - U_{OL\ max}$ ),

Функция вычисляет и устанавливает значения зарезервированных в SimCode переменных:

**vol\_param** =  $U_{OL\ max} = gnd\_param + dVol$ ;

**voh\_param** =  $U_{OH\ min} = pwr\_param + dVoh$ .

Если разница между значениями **voh\_param** и **vol\_param** при моделировании определяется меньшей, чем **dVohl**, то переменные примут значения: **vol\_param** = **gnd\_param** и **voh\_param** = **gnd\_param** + **dVohl**.

Параметры **dVol**, **dVoh** и **dVohl** определяются из описаний моделей микросхем-аналогов и обычно составляют: для TTL микросхем **dVol** = 0.2В, **dVoh** = -0.4В и **dVohl** = 0.1В; для КМОП микросхем **dVol** = 0... 0.1В, **dVoh** = 0 ... -0.1В и **dVohl** = 0.1В.

**Пример 4:**

для микросхемы TTL **VOL\_VOH\_MIN** (0.2, -0.4, 0.1);  
 для микросхемы КМОП **VOL\_VOH\_MIN** (0.05, -0.05, 0.1);

В примере 4:

для TTL микросхемы: при  $U_{VCC} = 5В$   $U_{OL\ max} = 0.2В$

и  $U_{OH\ min} = 4.6В$ .

для КМОП микросхемы: при  $U_{VCC} = 6В$   $U_{OL\ max} = 0.05В$

и  $U_{OH\ min} = 5.55В$ .

**Задание максимального напряжения низкого уровня и минимального напряжения высокого уровня на входах микросхемы**

Задание максимального напряжения низкого уровня ( $U_{IL\ max}$ ) и минимального напряжения высокого уровня ( $U_{IH\ min}$ ) производится функциями **VIL\_VIH\_VALUE** или **VIL\_VIH\_PERCENT**:

**VIL\_VIH\_VALUE** ( $< Vil >, < Vih >$ ); – задает абсолютные значения параметров

**VIL\_VIH\_PERCENT** ( $< Vil\% >, < Vih\% >$ ); – задает значения параметров **VIL** и **VIH** в процентах от напряжения питания

где: **Vil** и **Vil%** – максимальное входное напряжение низкого уровня  $U_{IL\ max}$ ;

**Vih** и **Vih%** – минимальное входное напряжение высокого уровня  $U_{IH\ min}$ .

Параметры, задаваемые в функциях **VIL\_VIH\_VALUE** и **VIL\_VIH\_PERCENT**, можно получить из документации на микросхему (см. табл. 1). Задание напряжений в процентах используется в моделях КМОП микросхем.

**Пример 5:**

для микросхемы TTL **VIL\_VIH\_VALUE** (0.8, 2.0);

для микросхемы КМОП **VIL\_VIH\_PERCENT** (30, 60);

**Задание длительности фронта выходного импульса**

Для задания длительности фронта выходного импульса ( $t_t$ ) используется функция **MIN\_TYP\_MAX**:

$< имя\ переменной > = (MIN\_TYP\_MAX (tt\_param: < min >, < typ >, < max >));$

где: *имя переменной* – имя объявленной вещественной переменной, определяющей длительность фронта выходного импульса;

**tt\_param** – зарезервированная переменная SimCode, не требующая объявления, определяет таблицу значений длительности фронта:

*min* – минимальное значение;

*typ* – типовое значение;

*max* – максимальное значение.

Одно или два неизвестных значения в таблице могут заменяться на ключевое слово **NULL**, тогда эти значения рассчитываются программой моделирования:

**typ** = **NULL**  $typ = (max + min) / 2$ ;

**typ** = **NULL** и **max** = **NULL**  $typ = min / 0.5$

**min** = **NULL** и **max** = **NULL**  $max = (min / 0.5) * 1.5$ ;

**min** = **NULL** и **max** = **NULL**  $min = typ * 0.5$

**min** = **NULL** и **typ** = **NULL**  $max = min * 1.5$ ;

**typ** = **NULL** и **typ** = **NULL**  $min = (max / 1.5) * 0.5$

**typ** = **max** / 1.5.

При отсутствии параметров функции в документации на микросхему, они определяются из описаний моделей микросхем-аналогов.

**Пример 6:**

микросхема TTL,  $t_t = 2нс$

**REALS** tt\_val;

tt\_val = (**MIN\_TYP\_MAX** (tt\_param: **NULL**, 2n, **NULL**));

**Пример 7:**

микросхема КМОП,  $t_t = 30нс$  и  $U_{CC} = 2В$ ,

$t_t = 8нс$  и  $U_{CC} = 4.5В$ ,

$t_t = 7нс$  и  $U_{CC} = 6В$ ;

**REALS** tt\_2, tt\_4\_5, tt\_6, tt\_val, vcc\_val;

tt\_2 = (**MIN\_TYP\_MAX** (tt\_param: **NULL**, 30n, **NULL**));

tt\_4\_5 = (**MIN\_TYP\_MAX** (tt\_param: **NULL**, 8n, **NULL**));

tt\_6 = (**MIN\_TYP\_MAX** (tt\_param: **NULL**, 7n, **NULL**));

vcc\_val = (pwr\_param - gnd\_param);

tt\_val = (**PWL\_TABLE** (vcc\_val: 2, tt\_2, 4.5, tt\_4\_5, 6, tt\_6));

В примере 7:

функция **PWL\_TABLE** используется для задания переменной **tt\_val** интерполированной длительности фронта выходного импульса, соответствующей напряжению питания  $U_{CC}$ , задаваемому аргументом **vcc\_val**. Описание функции **PWL\_TABLE** см. «Задание температурной зависимости задержек распространения».

## Задание задержек распространения сигнала от входов к выходам микросхемы

Чтобы задать в модели задержки распространения сигнала от входов к выходам микросхемы необходимо:

- 1) задать в модели числовые значения задержек распространения (с учетом или без учета влияния температуры);
- 2) установить соответствие заданных в модели числовых значений задержек распространения конкретным выходам микросхемы.

Для задания в модели числовых значений задержек распространения используется функция MIN\_TYP\_MAX:

без учета влияния температуры

< имя переменной > = (MIN\_TYP\_MAX (tp\_param: < min >, < typ >, < max >));

с учетом влияния температуры

< имя переменной > = ((MIN\_TYP\_MAX (tp\_param: < min >, < typ >, < max >) + < temp >);

где: имя переменной – имя объявленной вещественной переменной, определяющей величину задержки распространения сигнала;

**tp\_param** – зарезервированная переменная SimCode, не требующая объявления, определяет таблицу значений задержки распространения (аналогично заданию длительности фронта выходного импульса).

**temp** – имя объявленной вещественной переменной, значение которой определено функцией PWL\_TABLE как приращение задержки распространения, соответствующее заданной температуре.

В качестве исходных данных для определения числовых значений задержек распространения в таблице **tp\_param** используются электрические параметры, приведенные в документации на микросхему (например  $t_{PLH}$  и  $t_{PHL}$ , см. табл. 1).

Числовые значения задержек в таблице **tp\_param** подбираются таким образом, чтобы обеспечить совпадение электрических параметров и результатов тестового моделирования микросхемы, проведенного с учетом режима измерения параметров, указанного в документации (напряжения логических 0 и 1, уровни напряжений на входе и выходе при измерении задержки и т. п.). Тестовое моделирование рекомендуется проводить на простой схеме, содержащей не более одной микросхемы (рис. 1).

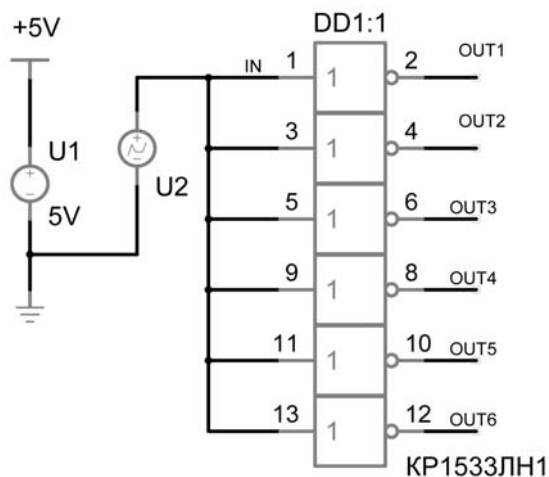


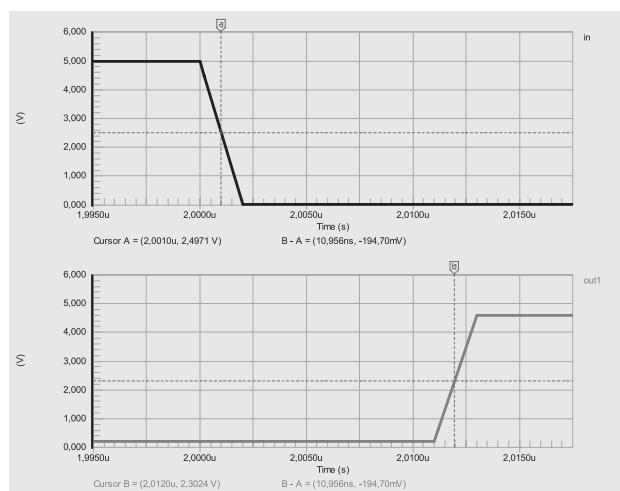
Рис. 1.

### Пример 8:

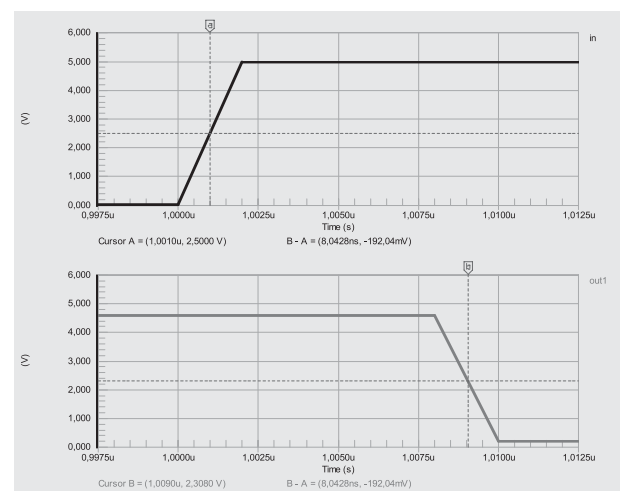
микросхема TTL KP1533ЛН1,  $t_{PLH\max} = 11\text{нс}$  и  $t_{PHL\max} = 8\text{нс}$   
 REALS tp<sub>lh\_val</sub>, tp<sub>hl\_val</sub>;  
 tp<sub>lh\_val</sub> = ((MIN\_TYP\_MAX (tp\_param: NULL, NULL, 9n)) + temp\_tp);  
 tp<sub>hl\_val</sub> = ((MIN\_TYP\_MAX (tp\_param: NULL, NULL, 6.6n)) + temp\_tp);

В примере 8:

- 1) переменная **temp\_tp** задает температурную зависимость приращений заданных значений задержек распространения;
- 2) значения задержек распространения  $t_{PLH\max}$  и  $t_{PHL\max}$  подобраны в процессе моделирования тестовой схемы (соответственно 9нс и 6.6нс) при температуре окружающей среды 25°С;
- 3) результаты тестирования приведены на рис. 2.



а)  $t_{PLH\max} = 11\text{нс}$



б)  $t_{PHL\max} = 8\text{нс}$

Рис. 2. Результаты тестирования задержек распространения для микросхемы KP1533ЛН1 (задержки определены по уровню 0.5 максимальной амплитуды сигнала)

### Пример 9:

для микросхемы КМОП  
 INPUTS VCC, GND, IN;  
 OUTPUTS VCC\_LD, IN\_LD, OUT;  
 REALS tp\_2, tp\_4\_5, tp\_6, vcc\_val;

Таблица 2.

Условие	Логическое состояние выхода	Обозначение состояния
TRAN_LH	переход из состояния низкого уровня в состояние высокого уровня	LH
TRAN_LZ	переход из состояния низкого уровня в состояние «выключено»	LZ
TRAN_LX	переход из состояния низкого уровня в любое состояние	LX
TRAN_HL	переход из состояния высокого уровня в состояние низкого уровня	HL
TRAN_HZ	переход из состояния высокого уровня в состояние «выключено»	HZ
TRAN_HX	переход из состояния низкого уровня в любое состояние	HX
TRAN_ZH	переход из состояния «выключено» в состояние высокого уровня	ZH
TRAN_ZL	переход из состояния «выключено» в состояние низкого уровня	ZL
TRAN_ZX	переход из состояния «выключено» в любое состояние	ZX
TRAN_XH	переход из любого состояния в состояние высокого уровня	XH
TRAN_XL	переход из любого состояния в состояние низкого уровня	XL
TRAN_XZ	переход из любого состояния в состояние «выключено»	XZ
TRAN_XX	любое логическое состояние	XX

```
tp_2 = (MIN_TYP_MAX (tp_param: NULL, NULL, 95n));
tp_4_5 = (MIN_TYP_MAX (tp_param: NULL, NULL, 19n));
tp_6 = (MIN_TYP_MAX (tp_param: NULL, NULL, 16n));
vcc_val = (pwr_param - gnd_param);
DELAY OUT = (PWL_TABLE (vcc_val: 2, tp_2, 4.5, tp_4_5, 6,
tp_6));
```

В примере 9:

1) переменные **tp\_2**, **tp\_4\_5** и **tp\_6** задают максимальные значения задержек распространения при напряжении питания U<sub>CC</sub> соответственно равному 2В, 4.5В и 6В (определяется переменной **vcc\_val**);

2) функция **PWL\_TABLE** используется в функции **DELAY** (см. ниже) для задания переменной **OUT** интерполированного значения задержки распространения, соответствующей напряжению питания U<sub>CC</sub>, задаваемому аргументом **vcc\_val**. Описание функции **PWL\_TABLE** см. «Задание температурной зависимости задержек распространения».

Соответствие заданных в модели задержек распространения конкретным выходам микросхемы устанавливается функцией **DELAY**:

при задании одному или нескольким выходам одного значения задержки

**DELAY** < имя выхода > [< имя выхода > ...] = < задержка >;

при задании одному или нескольким выходам нескольких значений задержки, определенных какими-либо условиями

```
DELAY < имя выхода > [< имя выхода > ...] =
CASE (< условное выражение >): < задержка >
[ CASE (< условное выражение >): < задержка >
...
CASE (< условное выражение >): < задержка > ]
```

**END**;

где: **имя выхода** – имя выхода, определенное в функции **OUTPUTS**;

**задержка** – численное значение задержки распространения или имя переменной, значения которой определены функцией **MIN\_TYP\_MAX**;

**CASE** – оператор SimCode, предназначенный для выбора конкретного значения задержки при выполнении заданного условного выражения;

**условное выражение** – условное выражение в формате SimCode, определяющее конкретный параметр **задержка**.

Значения задержек на выходах устанавливаются в последовательности перечисления имен выходов в функции **DELAY**.

Для каждого выхода последовательно выполняются операторы **CASE**, в порядке их следования в функции **DELAY** до тех пор, пока какое-либо из условных выражений не примет значение **TRUE**. Если ни одно из условных выражений для какого-либо выхода не выполняется, то для этого выхода будет установлена задержка, определяемая последним оператором **CASE**.

Кроме стандартных операторов SimCode в *условном выражении* могут быть использованы стандартные условия, применяемые только к определению состояний выходов (см. табл. 2).

**Пример 10:**

```
OUTPUTS VCC_LD, IN_LD, OUT1, OUT2;
DELAY OUT1 OUT2 = 20n;
```

В примере 10:

задержка распространения сигналов для выходов **OUT1** и **OUT2** задана постоянной величиной 20нс при любом изменении выходных сигналов.

**Пример 11:**

```
OUTPUTS VCC_LD, IN_LD, OUT;
REALS temp_tp, tphl_val, tphl_val;
```

```
tphl_val = ((MIN_TYP_MAX (tp_param: NULL, 10n, NULL)) +
temp_tp);
```

```
tphl_val = ((MIN_TYP_MAX (tp_param: NULL, 20n, NULL)) +
temp_tp);
```

```
DELAY OUT =
CASE (TRAN_LH): tphl_val
CASE (TRAN_HL): tphl_val
END;
```

В примере 11:

задержка распространения сигнала для выхода **OUT** определяется переменными:

**tphl\_val** – при переходе сигнала на выходе из состояния низкого уровня в состояние высокого уровня;

**tphl\_val** – при переходе сигнала на выходе из состояния высокого уровня в состояние низкого уровня.



### Пример 12:

INPUTS VCC, GND, MR, PL, CP0, CP1, D3, D2, **D1, D0**;  
OUTPUTS VCC\_LD, MR\_LD, PL\_LD, CP0\_LD, CP1\_LD, D3\_LD,  
D2\_LD, D1\_LD, D0\_LD,  
**Q3, Q2, Q1, Q0**;  
INTEGERS **data**;  
REALS **tp\_val, Q\_tplh, Q\_tphl, DATA\_tplh, DATA\_tphl**;

```
DATA_tplh = (MIN_TYP_MAX (tp_param: NULL, 18n, NULL));  
DATA_tphl = (MIN_TYP_MAX (tp_param: NULL, 29n, NULL));  
Q_tplh = (MIN_TYP_MAX (tp_param: NULL, 8n, NULL));  
Q_tphl = (MIN_TYP_MAX (tp_param: NULL, 14n, NULL));  
tp_val = (MIN_TYP_MAX (tp_param: NULL, 12n, NULL));
```

```
data = (CHANGED (D0) || CHANGED (D1));  
DELAY Q0 Q1 Q2 Q3 =  
CASE (TRAN_LH && data): DATA_tplh  
CASE (TRAN_HL && data): DATA_tphl  
CASE (TRAN_LH): Q_tplh  
CASE (TRAN_HL): Q_tphl  
CASE (1): tp_val  
END;
```

В примере 12:

целая переменная **data** принимает значение **1** при любом изменении логических состояний сигналов на входе **D0** или **D1** (вычисляется условное выражение, использующее оператор **ИЛИ** «||»). Для проверки изменения состояний этих входных сигналов используется функция **CHANGED**.

Формат функции CHANGED:

CHANGED\_< xx > (< имя логического вывода >)

где: *имя логического вывода* – имя входного или выходного вывода, логическое состояние которого проверяется в процессе моделирования;

*xx* – ключевое слово, определяющее проверяемое логическое состояние вывода (см. обозначение состояния выхода в таблице 2).

Если ключевое слово «< xx >» не указано (см. пример 12), то проверяются любые изменения логического состояния вывода.

Функция CHANGED возвращает 1 на каждом шаге моделирования при изменении указанного в ней логического состояния вывода.

В примере 12:

задержка распространения сигналов для выходов Q0, Q1, Q2 и Q3 определяется переменными:

**DATA\_tplh** – при переходе сигнала на выходе из состояния низкого уровня в состояние высокого уровня и любом изменении логических состояний сигналов на входе D0 или D1 (условное выражение в опера;

**DATA\_tphl** – при переходе сигнала на выходе из состояния высокого уровня в состояние низкого уровня и любом изменении логических состояний сигналов на входе D0 или D1;

**Q\_tplh** – при переходе сигнала на выходе из состояния низкого уровня в состояние высокого уровня и постоянных состояниях сигнала на входах D0 и D1;

**Q\_tphl** – при переходе сигнала на выходе из состояния высокого уровня в состояние низкого уровня и постоянных состояниях сигнала на входах D0 и D1;

**tp\_val** – для всех остальных условий при изменении сигнала на выходе.

## Задание температурной зависимости задержек распространения

Для задания температурной зависимости задержек распространения путем интерполяции табличных значений температур и приращений задержек, используется функция PWL\_TABLE:

```
< имя переменной > = (PWL_TABLE (sim_temp: < t1 >,  
< d1 >,< t2 >,< d2 >,< d3 >,  
[ ... < tn >,< dn > ]));
```

где: *имя переменной* – имя объявленной вещественной переменной, определяющей приращение задержки распространения, соответствующее заданной температуре;

**sim\_temp** – зарезервированная переменная SimCode, не требующая объявления, определяет таблицу значений рабочих температур схемы и приращений задержки распространения;

t1, t2, ... tn – табличные значения температур;

d1, d2, ... dn – табличные значения приращений значения задержки распространения, соответствующие заданным значениям температуры.

### Пример 13:

микросхема КР1533ЛН1,  $t_{PLH\max} = 11\text{нс}, T = +25^\circ\text{C}$   
 $6\text{нс}, T = -10^\circ\text{C}$   
 $20\text{нс}, T = +70^\circ\text{C}$   
 $t_{PHL\max} = 8\text{нс}, T = +25^\circ\text{C}$   
 $3\text{нс}, T = -10^\circ\text{C}$   
 $17\text{нс}, T = +70^\circ\text{C}$

REALS temp\_tp, tplh\_val, tphl\_val;

```
temp_tp = (PWL_TABLE (sim_temp: -10, -5n, 25, 0n, 70,  
9n));
```

```
tplh_val = ((MIN_TYP_MAX (tp_param: NULL, NULL, 9n)) +  
temp_tp);
```

```
tphl_val = ((MIN_TYP_MAX (tp_param: NULL, NULL, 6.6n)) +  
temp_tp);
```

В примере 13:

1) табличные значения рабочих температур схемы в функции PWL\_TABLE заданы в градусах Цельсия;

2) значения задержек распространения  $t_{PLH\max}$  и  $t_{PHL\max}$  при температуре окружающей среды  $25^\circ\text{C}$  в функции MIN\_TYP\_MAX подобраны в процессе моделирования тестовой схемы (соответственно 9нс и 6.6нс);

3) результаты тестирования микросхемы в диапазоне рабочих температур  $-10^\circ\text{C}$  ...  $+50^\circ\text{C}$  для задержки распространения  $t_{PHL\max}$  приведены на рис. 3.

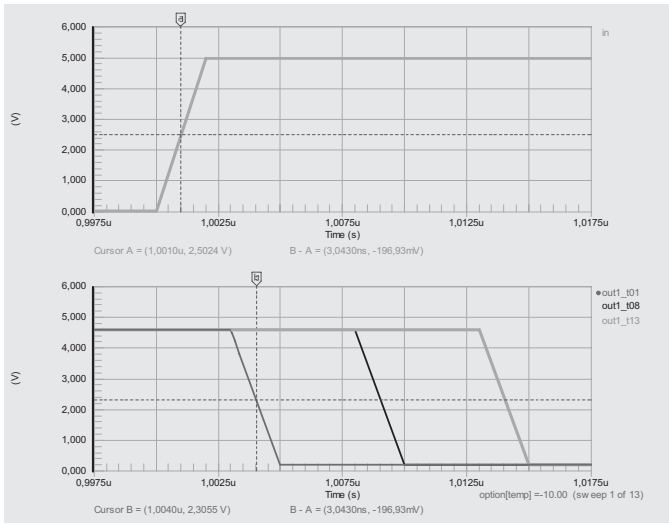
## Задание параметров выходных характеристик

В качестве параметров выходных характеристик в модели используются эквивалентные сопротивления выходной цепи микросхем при низком уровне напряжения на выходе (**roI**), высоком уровне напряжения на выходе (**roh**). Для микросхем с тремя состояниями выхода используется эквивалентное сопротивление выходной цепи в состоянии «выключено» (**r3s**).

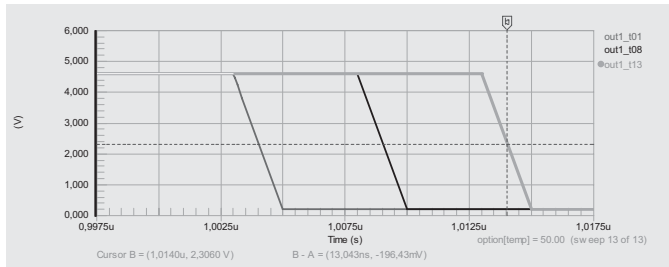
Для задания эквивалентных сопротивлений выходов используется функция MIN\_TYP\_MAX:

```
< имя переменной > = (MIN_TYP_MAX (drv_param: < min >,<  
typ >,< max >));
```

где: *имя переменной* – имя объявленной вещественной переменной, или зарезервированной переменной SimCode, определяющей величину эквивалентного сопротивления выхода;



**a)  $t_{pHLmax} = 3 \text{ нс}$  при  $T = -10^\circ \text{C}$**



**б)  $t_{pHLmax} = 13 \text{ нс}$  при  $T = +50^\circ \text{C}$**

**Рис. 3. Результаты тестирования задержки распространения  $t_{pHLmax}$  для микросхемы KP1533ЛН1 в диапазоне рабочих температур  $-10^\circ \text{C} \dots +50^\circ \text{C}$  (задержки определены по уровню 0.5 максимальной амплитуды сигнала).**

**drv\_param** – зарезервированная переменная SimCode, не требующая объявления, определяет таблицу значений эквивалентного сопротивления выхода, соответствующих минимальной (min), номинальной (typ) и максимальной (max) нагрузочной способности выхода.

Если в функции MIN\_TYP\_MAX, при задании эквивалентных сопротивлений выходов, одно или два неизвестных значения заменяются на ключевое слово **NULL**, то эти значения рассчитываются программой моделирования аналогично заданию длительности фронта выходного импульса. При этом масштабирующие коэффициенты (0.5 и 1.5) изменяются на противоположные (1.5 и 0.5).

Для расчета эквивалентных сопротивлений выходов используются электрические параметры, приведенные в документации на микросхему (см. таблицу 1).

В расчете эквивалентного сопротивления выходной цепи TTL микросхемы при низком уровне напряжения на выходе (**rol**) используется максимальное выходное напряжение низкого уровня ( $U_{OLmax}$ ), измеренное при выходном токе низкого уровня ( $I_{OL}$ ). Этот параметр определяет эквивалентное сопротивление (**rol<sub>max</sub>**), соответствующее минимальной нагрузочной способности выхода при низком уровне напряжения (параметр **min** функции MIN\_TYP\_MAX). Эквивалентное сопротивление рассчитывается по формуле:

$$rol_{max} = (U_{OLmax} - dVol) / I_{OL}$$

где: dVol – параметр, заданный функцией **VOL\_VOH\_MIN**.

В расчете эквивалентного сопротивления выходной цепи TTL микросхемы при высоком уровне напряжения на выходе (**roh**) используется минимальное выходное напряжение высокого уровня ( $U_{OHmin}$ ), измеренное при напряжении питания ( $U_{CC}$ ) и выходном токе высокого уровня ( $I_{OH}$ ). Этот параметр определяет эквивалентное сопротивление (**roh<sub>min</sub>**), соответствующее максимальной нагрузочной способности выхода при высоком уровне напряжения (параметр **max** функции MIN\_TYP\_MAX). Эквивалентное сопротивление рассчитывается по формуле:

$$roh_{min} = (U_{CC} + dVoh - U_{OHmin}) / I_{OH}$$

где: dVoh – параметр, заданный функцией **VOL\_VOH\_MIN**.

**Пример 14:**

микросхема KP1533ЛН1,  $U_{OLmax} = 0.5\text{В}$  при  $I_{OL} = 8\text{мА}$ ,  
 $dVol = 0.2\text{В}$   
 $U_{OHmin} = 2.5\text{В}$  при  $I_{OH} = 0.4\text{мА}$ ,  
 $U_{CC} = 4.5\text{В}$   
 $dVoh = -0.4\text{В}$

$$rol_{max} = (0.5 - 0.2) / 8 = 0.0375 \text{ (кОм)}$$

$$roh_{min} = (4.5 - 0.4 - 2.5) / 0.4 = 4 \text{ (кОм)}$$

$$rol_{param} = (\text{MIN\_TYP\_MAX}(\text{drv\_param}: 37.5, \text{NULL}, \text{NULL}));$$

$$roh_{param} = (\text{MIN\_TYP\_MAX}(\text{drv\_param}: \text{NULL}, \text{NULL}, 4k));$$

Для микросхем с открытым коллекторным выходом рекомендуется задавать величину эквивалентного сопротивления при высоком уровне напряжения (**roh**) равной:

$$roh_{param} = (1e12);$$

В расчете эквивалентного сопротивления выходной цепи микросхемы в состоянии «выключено» (**r3s**) используется максимальный выходной ток в состоянии «выключено» ( $I_{OZmax}$ ), измеренный при напряжении на выходе ( $U_O$ ). Этот параметр определяет эквивалентное сопротивление **r3s<sub>min</sub>** (параметр **min** функции MIN\_TYP\_MAX). Эквивалентное сопротивление рассчитывается по формуле:

$$r3s_{min} = U_O / I_{OZmax}$$

**Пример 15:**

микросхема KP1533ИР15,  $I_{OZmax} = 20\text{мкА}$  при  $U_O = 2.7\text{В}$   
 $r3s_{min} = 2.7 / 0.02 = 135 \text{ (кОм)}$

$$r3s_{param} = (\text{MIN\_TYP\_MAX}(\text{drv\_param}: 135k, \text{NULL}, \text{NULL}));$$

В расчете эквивалентных сопротивлений (**rol**, **roh**) выходной цепи КМОП микросхемы используются выходные напряжения ( $U_{OLmax}$  и  $U_{OHmin}$ , зависящие от напряжения питания ( $U_{CC}$ ) и измеренные при выходном токе ( $I_{OL}$ ).

Эквивалентные сопротивления рассчитываются по формулам:

$$rol_{max} = U_{OLmax} / I_{OL}$$

$$roh_{min} = (U_{CC} - U_{OHmin}) / I_{OH}$$

**Пример 16:**

для микросхемы КМОП  
 REALS roh\_4\_5, rol\_4\_5, roh\_6, rol\_6, vcc\_val;  
 // для  $U_{CC} = 4.5\text{В}$ :  $I_{OH} = 4\text{мА}$ ,  $U_{OHmin} = 3.98\text{В}$   
 //  $I_{OL} = 4\text{мА}$ ,  $U_{OLmax} = 0.26\text{В}$   
 //  $roh_{min} = (4.5 - 3.98) / 4 = 0.13 \text{ (кОм)}$   
 //  $rol_{max} = 0.26 / 4 = 0.065 \text{ (кОм)}$   
 roh\_4\_5 = (MIN\_TYP\_MAX(tp\_param: NULL, NULL, 130));

```

rol_4_5 = (MIN_TYP_MAX (tp_param: 65, NULL, NULL));
//
// для UCC = 6В:      IOH = 5.2мА, UOH min = 5.48В
//                    IOL = 5.2мА, UOL max = 0.26В
//                    roh min = ( 6 - 5.48 ) / 5.2 = 0.1 (кОм)
//                    rol max = 0.26 / 5.2 = 0.05 (кОм)
roh_6 = (MIN_TYP_MAX (tp_param: NULL, NULL, 100));
rol_6 = (MIN_TYP_MAX (tp_param: 50, NULL, NULL));
...
vcc_val = ( pwr_param - gnd_param );
rol_param = (PWL_TABLE (vcc_val: 4.5, rol_4_5, 6, rol_6));
roh_param = (PWL_TABLE (vcc_val: 4.5, roh_4_5, 6, roh_6));

```

## Задание параметров входных характеристик

В качестве параметров входных характеристик в модели используются сопротивления нагрузки для входных цепей микросхем при высоком (**r0**) и низком (**r1**) уровне входного сигнала. Для задания сопротивлений нагрузки входов используется функция MIN\_TYP\_MAX:

< имя переменной > = (MIN\_TYP\_MAX (ld\_param: < min >, < typ >, < max >));

где: *имя переменной* – имя объявленной вещественной переменной, определяющей величину сопротивления нагрузки входа;

**ld\_param** – зарезервированная переменная SimCode, не требующая объявления, определяет таблицу значений сопротивлений нагрузки, соответствующих минимальной (*min*), номинальной (*typ*) и максимальной (*max*) нагрузке входа.

Расчет программой моделирования параметров NULL производится аналогично заданию длительности фронта выходного импульса. При этом масштабирующие коэффициенты (0.5 и 1.5) изменяются на противоположные (1.5 и 0.5).

Для расчета сопротивлений нагрузки входов используются электрические параметры, приведенные в документации на микросхему (см. таблицу 1).

В расчете сопротивления нагрузки при высоком уровне входного сигнала (**rih**) используется максимальный входной ток высокого уровня (**I<sub>IH max</sub>**), измеренный при входном напряжении высокого уровня (**U<sub>IH</sub>**). Этот параметр определяет сопротивление (**rih<sub>min</sub>**), соответствующее максимальной нагрузке входа при высоком уровне напряжения (параметр **max** функции MIN\_TYP\_MAX). Сопротивление рассчитывается по формуле:

$$rih_{min} = (U_{IH} - dVol) / I_{IH max},$$

где: dVol – параметр, заданный функцией VOL\_VOH\_MIN.

В расчете сопротивления нагрузки при низком уровне входного сигнала (**ril**) используется максимальный входной ток низкого уровня (**I<sub>IL max</sub>**), измеренный при входном напряжении низкого уровня (**U<sub>IL</sub>**) и напряжении питания (**U<sub>CC</sub>**). Этот параметр определяет сопротивление (**ril<sub>min</sub>**), соответствующее максимальной нагрузке входа при низком уровне напряжения (параметр **max** функции MIN\_TYP\_MAX). Сопротивление рассчитывается по формуле:

$$ril_{min} = (U_{CC} + dVoh - U_{IL}) / I_{IL max},$$

где: dVoh – параметр, заданный функцией VOL\_VOH\_MIN.

### Пример 17:

микросхема КР1533ЛН1, I<sub>IH max</sub> = 20мкА при U<sub>IH</sub> = 2.7В,  
dVol = 0.2В  
I<sub>IL max</sub> = 100мкА при U<sub>IL</sub> = 0.4В,  
U<sub>CC</sub> = 5.5В  
dVoh = -0.4В

```

rih_min = ( 2.7 - 0.2 ) / 0.02 = 125 (кОм)
ril_min = ( 5.5 - 0.4 - 0.4 ) / 0.1 = 47 (кОм)
INPUTS VCC, GND, IN;
OUTPUTS VCC_LD, IN_LD, OUT;
REALS rih_val, ril_val;
...

```

IO\_PAIRS (IN: IN\_LD);

```

...
rih_val = (MIN_TYP_MAX (ld_param: NULL, NULL, 125k));
ril_val = (MIN_TYP_MAX (ld_param: NULL, NULL, 47k));
...

```

LOAD IN\_LD = (v0 = vol\_param, r0 = r0\_val, v1 = voh\_param, r1 = r1\_val, io = 1e9, t = 1p);

## Задание параметров выводов питания

В качестве параметров выводов питания в модели используются эквивалентные сопротивления цепей питания микросхем при высоком (**rcc0**), низком (**rcc1**) или любом (**rcc**) уровне выходного напряжения.

Для задания эквивалентных сопротивлений используется функция MIN\_TYP\_MAX:

< имя переменной > = (MIN\_TYP\_MAX (i\_param: < min >, < typ >, < max >));

где: *имя переменной* – имя объявленной вещественной переменной, определяющей величину эквивалентного сопротивления цепи питания;

**i\_param** – зарезервированная переменная SimCode, не требующая объявления, определяет таблицу значений эквивалентного сопротивления, соответствующих минимальному (*min*), номинальному (*typ*) и максимальному (*max*) току потребления.

Расчет программой моделирования параметров NULL производится аналогично заданию длительности фронта выходного импульса. При этом масштабирующие коэффициенты (0.5 и 1.5) изменяются на противоположные (1.5 и 0.5).

Для расчета эквивалентного сопротивления цепи питания используются электрические параметры, приведенные в документации на микросхему (см. таблицу 1): максимальный ток потребления при высоком (**I<sub>CCH max</sub>**), низком (**I<sub>CCL max</sub>**) или любом (**I<sub>CC max</sub>**) уровне выходного напряжения, измеренные при напряжении питания **U<sub>CC</sub>**.

При этом определяется сопротивление **rcc<sub>min</sub>**, соответствующее максимальному току потребления микросхемы (параметр **max** функции MIN\_TYP\_MAX). Сопротивление рассчитывается по формуле:

$$rcc_{min} = U_{CC} / I_{CC max}$$

### Пример 18:

микросхема КР1533ИР15, I<sub>CC max</sub> = 22мА при U<sub>CC</sub> = 5.5В  
rcc<sub>min</sub> = 5.5 / 22 = 0.25 (кОм)  
REALS rcc\_val;

```

...
rcc_val = (MIN_TYP_MAX (i_param: NULL, NULL, 250));
...
LOAD VCC_LD = (v0 = gnd_param, r0 = rcc_val, t=1p);

```

Данная статья поясняет только основные принципы задания параметров моделей цифровых микросхем. Она иллюстрирует связь электрических параметров микросхем с параметрами модели. Все перечисленные выше параметры модели используются в функциях IO\_PAIRS, DRIVE и LOAD и др., подробного описания которых нет в данной статье. ■

# CAM350 – программа технологической подготовки печатных плат

Ринат Тахаутдинов, [info@pcbfab.ru](mailto:info@pcbfab.ru)

**Б**ольшинство развитых стран являются постиндустриальными, что приводит к преобладанию сферы услуг над объёмами промышленного производства. И всё больше специалистов становятся востребованы в области проектирования изделий. Россия, в некотором роде, не исключение, и всё чаще оказывается, что электронные устройства, сконструированные в нашей стране, изготавливаются миллионными тиражами за её пределами. В дополнение к этому, существует определённый класс изделий, которые не могут быть произведены за границей. В любом случае, цена ошибки или неточности при формировании проекта электронного изделия может быть очень высока. Для полноценного формирования технологической документации существует целый класс специализированного программного обеспечения. CAM350 – программа технологической подготовки данных печатных плат, нашедшая наибольшую популярность в нашей стране.

Современные конструкторы электронной техники довольно часто пребывают в заблуждении о том, что использование пакетов проектирования печатных плат является достаточным для подготовки технологической документации для производства изделий.

Современное изделие, отвечающее рыночным запросам, может быть получено только в результате компромисса между конструктором и технологом. Так, например, конструктор при соединении компонентов между собой стремится сделать проводники и зазоры более тонкими, тем самым, упрощая процесс трассировки. Технолог, напротив, стремится сделать проводники и зазоры более широкими для сведения производственного брака к минимуму.

Для достижения компромисса в этом вопросе, а также для упрощения решения многих других производственных задач существует целый ряд CAM-программ, предназначенных для подготовки к процессу производства и отработке изделия на технологичность. Данные программы позволяют взглянуть на проектируемый объект не с точки зрения коммутации электрических сигналов, а с точки зрения оптимального технологического изготовления.

Наиболее известными из них являются:

- Altium (CAMTastic!)
- Barco (U-CAM)
- DownStream (CAM350)
- Frontline Solutions (Genesis2000)
- Graphiccode (GC-CAM, GC-PowerStation)
- Infinite Graphics (PAR, ICE)
- PentaLogix (CAMMaster)
- Router Solutions (CAMCAD)
- Tibor-Darvis (CAMPlan)
- Valor (Enterprise3000)
- WISE (GerbTool, VisualCAM)

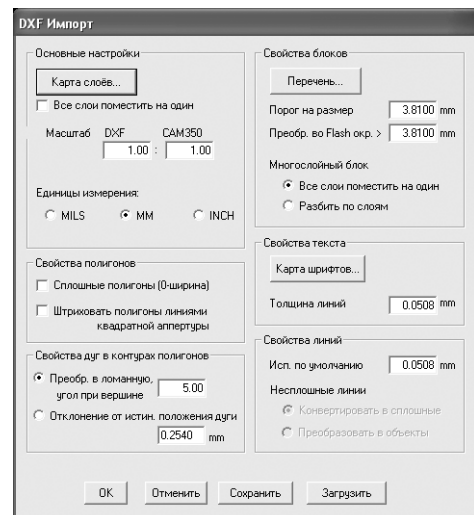
Наибольшими возможностями среди выше означенных программ обладает Genesis2000. Однако Genesis2000 весьма специфичен в использовании и требует значительных усилий для приобретения навыков работы с ним.

В силу исторических причин, наибольшую популярность в России завоевала программа CAM350. Другими причинами является официальная доступность демо-версии CAM-350 и её низкая защита от нелегального использования. Кроме того, она может правильно функционировать без инсталляции. Важным достоинством программы является её функциональная насыщенность и гибкость. Другие CAM программы являются малоизвестными среди отечественных разработчиков печатных плат.

Последние тенденции в области соблюдения авторских прав на программное обеспечение делают актуальным выявление оптимальных по соотношению цена-качество программ. В этом отношении, предложения фирмы производителя DownStream Technologies и фирм дистрибьюторов заслуживают пристального изучения.

Программа CAM350 предназначена для всесторонней проверки, отработки на технологичность и выпуска производственной документации для производства печатных плат. С помощью этой программы удастся выявить и ликвидировать допущенные ошибки и неточности проектирования, а также оптимизировать конструкции ПП, самостоятельно выбрав приоритетный критерий, например, увеличение выхода годных, минимизация производственных затрат, использование того или иного технологического процесса, учёт возможностей предприятия-изготовителя.

Программа позволяет импортировать и экспортировать множество файлов различных форматов, таких как Gerber, Excellon, DXF, и др., имеет гибкие возможности настройки по управлению этим процессом.



Окно настройки параметров импорта DXF файла

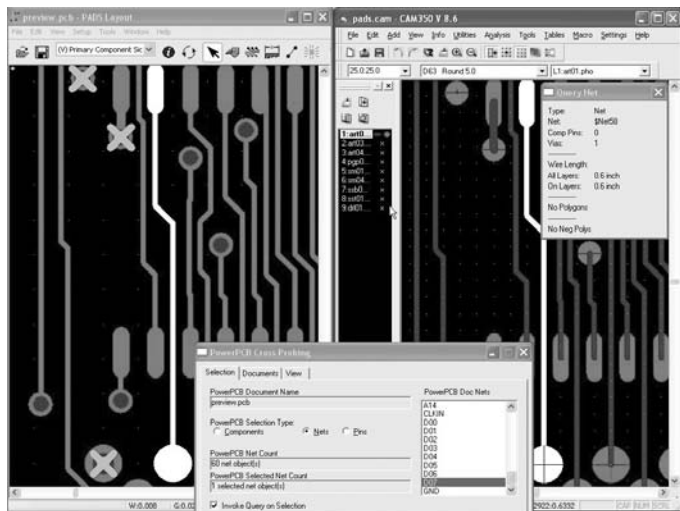
Помимо последовательной загрузки и импортирования файлов, существует пакетная загрузка и автоопределение типов импортированных файлов из указанной директории. Неоспоримым достоинством является прямой импорт и экспорт CAD файлов. В числе которых PCAD, Mentor, Zuken, Power-PCB и др.



На сегодняшний день существуют класс конструкторских задач, которые затруднительно решать средствами CAD пакетов, они с успехом могут быть решены в CAM350 и экспортированы обратно, для дальнейшей работы над проектом.

Кроме того, предусмотрена работа над проектом сразу в двух программах: конструкторской и технологической – CAM350, с мгновенным переключением между интерфейсами и синхронизации заданного фрагмента проекта одновременно в обоих пакетах. Пока таким способом с CAM350 могут взаимодействовать две САПР:

- Mentor Graphic's PADS PowerPCB® PCB
- CADENCE Design Systems Allegro® PCB



### Синхронизация PADS Layout и CAM350

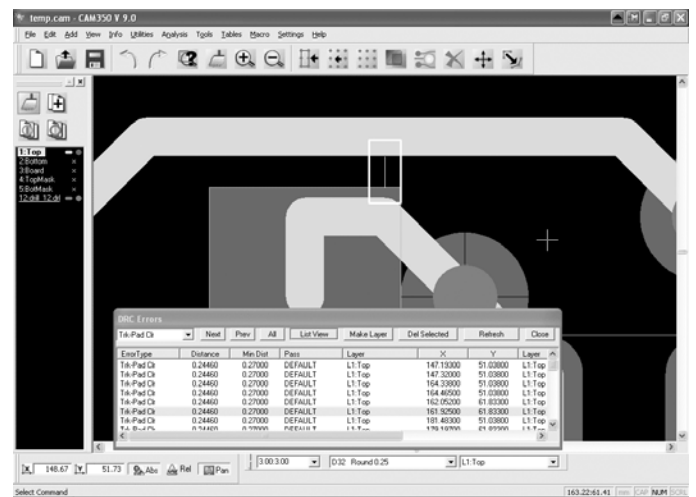
После трансляции проекта из CAD среды выявляются ошибки проектирования, связанные с целостностью цепей. Анализируется статистическая информация, характеризующая плату, для этого предусмотрен широкий спектр инструментов: от автоматизированного формирования отчётов до визуализации информации. Помимо статистической информации существуют возможности для автоматического сравнения рисунков выбранных слоёв или, например, построение карты с условными обозначениями отверстий. Кроме того, пакет обладает широкими возможностями по оптимизации данных, например, преобразует штриховые полигоны в растровые, удаляет повторные данные, соединяет отрезки в непрерывные ломанные и многое другое...

Одной из наиболее востребованных функций приложений, предназначенных для технологической подготовки ПП, является проверка соблюдения правил проектирования печатных плат (Design Rule Check). Программе CAM-350 присущи широчайшие возможности по поиску ошибок, с возможностью гибкого управления настройками параметров в правилах проектирования.

Безусловно, большая часть ошибок может быть обнаружена в программах конструирования ПП, в основном это касается ошибок проектирования (DRC). Однако существуют элементы проекта, поправить которые можно только в технологической программе. Речь идёт об ошибках, связанных с учётом особенностей производственного процесса Design For Fabrication. Большая часть таких ошибок может быть не только обнаружена, но и автоматически исправлена, что значительно



### Окно настройки проверки правил проектирования

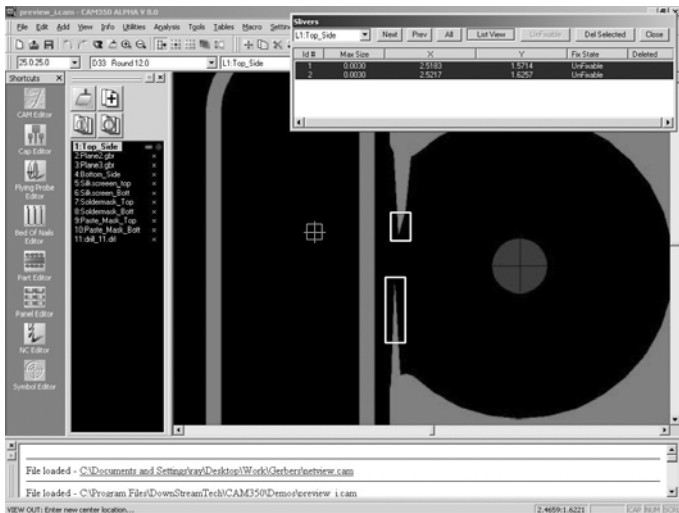


### Окно обнаружения ошибок

экономит временные ресурсы. Например, притупление острых кромок элементов топологии проводящего рисунка; заливка полигоном узких пазов и «карманов», образованных проводниками одной цепи; удаление неподключённых к цепям контактных площадок на внутренних слоях; автоматическая подрезка рисунка «шелкографии», пересекающего вскрытия в паяльной маске; поиск и исправление узких фрагментов паяльной маски, образованной вскрытиями соседних контактных площадок и многое другое... Также, могут быть обнаружены зазоры менее номинальных, при этом принадлежащих одной цепи; анализируется рисунок топологии, выполненный в «негативе», что актуально для слоёв питания.

В CAM-350 можно не только обрабатывать платы, созданные в среде САПР, но и создавать, что называется с нуля, несложные проекты. При этом одной из наиболее востребованных функций является использование программы CAM-350 для восстановления документации, существующей только на бумажном носителе или в виде фотошаблонов.

CAM-350 доступны средства рисования топологии, присущие большинству графических приложений (линии, дуги, сегментирование отрезков и кривых, тексты любого вида и многое другое).



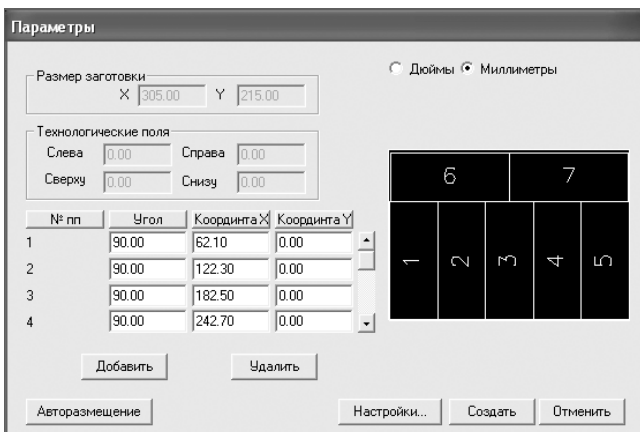
### Учет технологических особенностей производства

После того, как объекты нарисованы, группам контактных площадок можно присваивать атрибут компонента или падежка и экспортировать данные в полноценные САПР.

Иногда удобно использовать CAM-350 только для вычленения компонентов и дальнейшей их трассировки в CAD-программах.

Среда CAM-350 также предназначена для форматирования программ управления автоматическим тестовым оборудованием – «летающие щупы», «ложе гвоздей». На сегодняшний день поддерживается практически вся номенклатура используемого в промышленности оборудования подобного рода.

Кроме вышеописанных методов, используемых в CAM-350, существенным значением обладает приём, позволяющий мультиплицировать платы по полю заготовки. Он включает в себя как наиболее часто встречающийся способ тиражирования плат в виде прямоугольной матрицы, так и смешанный способ тиражирования.



### Окно размещения плат по полю заготовки

Предусмотрено множество задаваемых пользователем параметров, таких как расстояние между платами, размеры технологических полей и т.п. Также предусмотрена возможность автоматического заполнения полей сплошной медью или определённым рисунком, способствующим более лёгкому выполнению технологических операций.

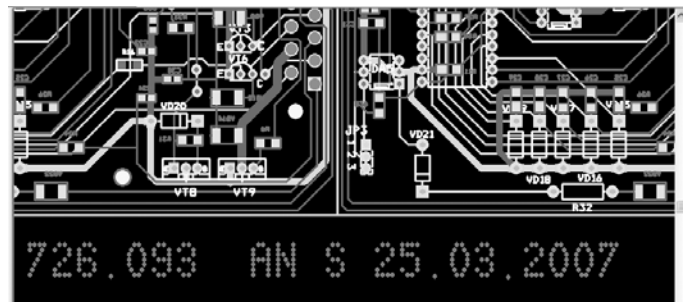
Помимо этого, на технологических полях заготовки могут быть размещены всевозможные реперные знаки, служебные надписи, характеризующие проект, тестовые структуры, использование которых позволяет с лёгкостью давать заключения о протекании той или иной технологической операции. Работа по проведению вышеозначенных операций автоматизирована и не требует больших затрат времени. Например, тестовые или реперные знаки, расстояния между ними, размер групповой заготовки могут храниться в виде заранее настраиваемых шаблонов, характеризующих те или иные условия изготовления.

Появляющиеся, в дальнейшем, исправления, касающиеся проекта платы, автоматически вносятся во все мультиплицированные заготовки.

В систему CAM-350 входит модуль NC Editor, предназначенный для формирования данных, в дальнейшем используемых станками с ЧПУ при механической обработке.

В ходе формирования данных сверления и фрезерования, также как и при подготовке данных о топологии слоёв, можно осуществлять поиск ошибок и оптимизировать проект платы с технологической точки зрения. Например, минимизация номенклатуры диаметров используемых инструментов с учётом величины допуска на диаметр получаемых отверстий, сортировка отверстий с целью минимизации длины холостых ходов шпинделя сверлильного станка с ЧПУ и др.

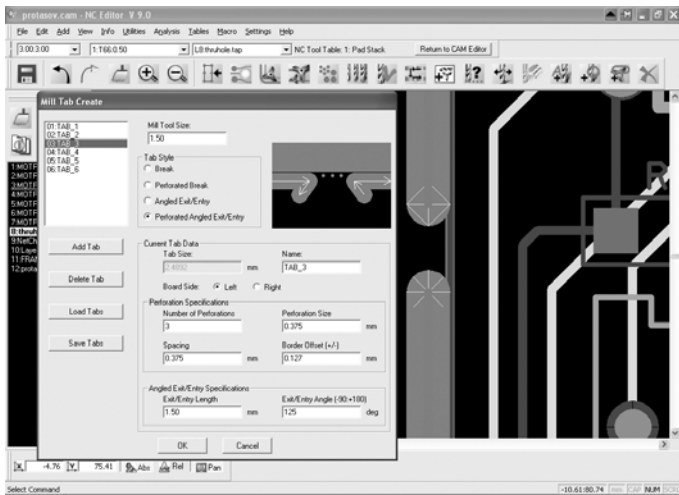
Иногда возникает необходимость идентификации отсверленных заготовок не прошедших технологических операций по созданию рисунка. В таких случаях существует возможность автоматического формирования отверстий, выступающих в качестве текстовой маркировки.



### Формирование надписей с помощью отверстий

Более того, не все станки с ЧПУ могут фрезеровать пазы, контуры, отверстия больших диаметров. Для этой цели существует возможность сверления отверстий так, чтобы они образовывали непрерывную линию или окружность. В дополнение к этому, существует возможность создания файлов фрезерования с многочисленными возможностями настройки, оптимизации и управления. Например, одним из типовых является способ формирования данных для вырезки заготовки платы по контуру, таким образом, чтобы плата не отделялась от заготовки, а оставалась удерживаемой в ходе всех технологических этапов.

Модуль NC Editor может быть использован при формировании данных для гравировки рисунка обычных и рельефных плат, а также деталей, не относящихся к печатным платам, например, панелей приборов и др. Поддерживаются много-



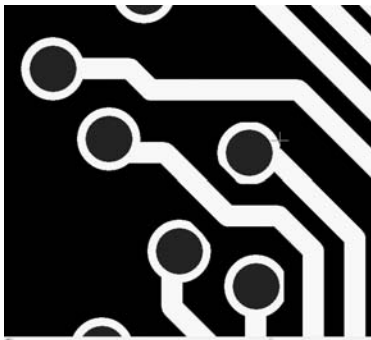
### Настройка параметров фрезерования контура

численные форматы данных, которые в свою очередь могут быть гибко преобразованы под то или иное оборудование.

Рутинно выполняемые от проекта к проекту действия могут быть сведены к единственной операции, выполнение которой равнозначно последовательному выполнению этих действий, но занимает значительно меньше времени.

С точки зрения искушенных пользователей CAM-350, её непревзойдённым достоинством является возможность программирования операций, которые не могут быть реализованы с помощью встроенных функций.

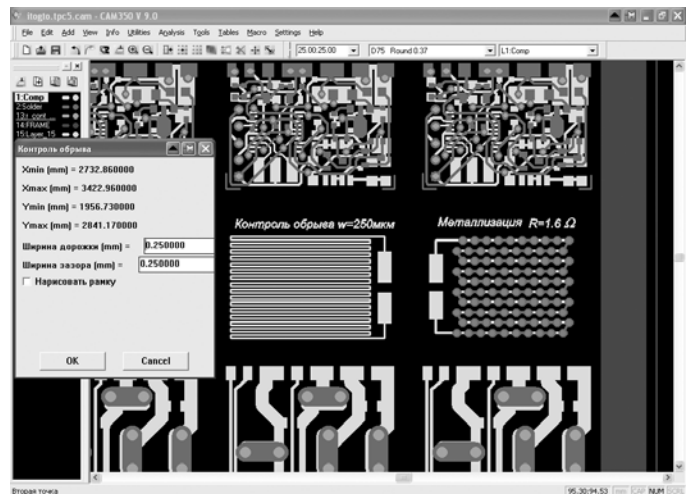
Например, автоматическое увеличение контактных площадок переходных отверстий (для упрощения процесса совмещения слоек) с их одновременной подрезкой для соблюдения технологического зазора «проводник \ контактная площадка».



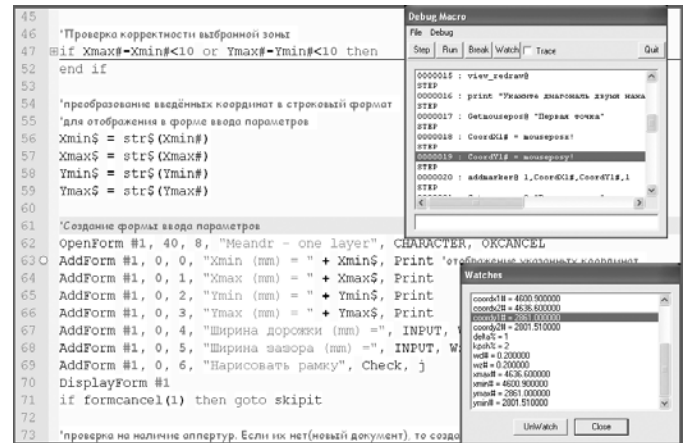
### Автоматическая подрезка контактных площадок, реализованная с помощью макроса

Автоматическое формирование тестовых купонов в указываемых областях технологических полей. Или, например, автоматическое формирование надписи на технологических полях платы. Текст надписи берётся из названия файла проекта или соответствует каким-либо текстовым элементам, характеризующим этот проект.

Процедура создания макросов относительно проста. В CAM-350 встроен язык программирования Basic и отладчик. Кроме того, имеется возможность запуска внешних приложений, созданных посредством любого другого языка программирования.

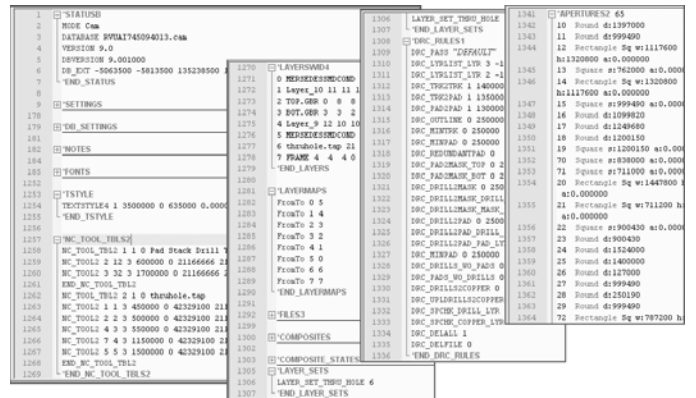


### Пример использования макроса для контроля технологических параметров



### Отладка макросов

Неоценимым достоинством программы является простота и понятность формата файлов, выполненных в среде CAM-350. Данное свойство позволяет легко вносить изменения в проект, используя текстовые редакторы или процедуры, непосредственно не относящиеся к программе. Эти данные могут быть использованы для передачи в другие САПР напрямую или после экспортирования из среды CAM-350.



### Формат представления данных проекта CAM350

В рамках данной статьи не удалось рассказать обо всех возможностях данной САПР: счёт их идёт на сотни и про них необходимо писать полноценное руководство...

Но, как известно, совершенство лишено пределов, и САМ-350 также, как и любой программный продукт, имеет ряд недостатков.

К ним можно отнести особенности интерфейса и способы взаимодействия с оператором. Например, в САМ-350 не предусмотрено использование буфера обмена, что делает процедуру копирования в поле открытого проекта несколько необычной для пользователя, привыкшего к обычной последовательности действий «Copy\Paste». По той же причине для копирования между отдельными проектами предусмотрены специальные функции объединения файлов и их частей.

Что касается технологической проверки, то здесь обнаруживается слабое место при подготовке данных для производства многослойных печатных плат: не реализована проверка правильности сборки слоёв МПП, отсутствует контроль возможности изготовления МПП со сложным пространственным расположением глухих и похороненных отверстий.

На данный момент слабо оптимизирована операция раскроя заготовки, предусматривающая автоматический разворот плат.

Данные недостатки не являются фатальными и, вероятнее всего, будут устранены в скором будущем.

Возможно, некоторые опытные конструкторы и технологи не обнаружат в САМ-350 некоторых необходимых им приёмов, однако в настоящее время программа активно видоизменяется и приобретает всё больше функциональных возможностей. Кроме того, программа обладает невероятной гибкостью при выполнении многих пользовательских запросов. Использование программы САМ-350 позволяет снизить производственные издержки и уровень брака, а также реализовать большинство программно-технологических решений. ■

### Литература:

1. <http://www.downstreamtech.com/cam350.html>
2. [http://rodnik.ru/htmls/f\\_main.htm](http://rodnik.ru/htmls/f_main.htm)
3. [http://www.frontline-pcb.com/category/Genesis\\_Overview](http://www.frontline-pcb.com/category/Genesis_Overview)
4. [http://www.valor.com/en/Products/DFM – Design Verification/Enterprise System Modules.aspx](http://www.valor.com/en/Products/DFM%20-%20Design%20Verification/Enterprise%20System%20Modules.aspx)
5. <http://www.wssi.com/>
6. <http://pcad.ru/forum/>

**Автор выражает глубокую признательность Бобровой Юлии Сергеевне за помощь в написании статьи.**

**За дополнительной информацией, а также по вопросам приобретения, консультаций и обучения работе с системами технологической подготовки печатных плат САМ350, Genesis2000 и САМtastic обращайтесь в ЗАО «НПП «РОДНИК»:**  
**(499) 613-7001, 613-2688,**  
**info@rodnik.ru,**  
**www.rodnik.ru**

## ВОПРОС – ОТВЕТ

**Алексей Сабунин, [sabunin@rodnik.ru](mailto:sabunin@rodnik.ru)**

**Вопрос:** Обязательно ли при проектировании указывать точку установки PICK POINT и точку приклейки GLUE POINT на каждый компонент.

**Ответ:** Вероятно, речь идёт о PCAD200x. В этом случае, Точки Pick Point и Glue Dot при проектировании печатных плат устанавливать не нужно и бесполезно. Это делается, непосредственно на этапе подготовки плат к автоматическому монтажу. Использовать для этого Patern Editor (Семейства PCAD) крайне нецелесообразно (но можно), по причине низкой автоматизации процесса и поиску этой точки посредством прицеливания курсора для каждого используемого компонента. В том случае, если необходимо монтировать компоненты на автоматизированных установках, проще использовать специализированные САМ пакеты.

**Вопрос:** Интересно, Via и Pad можно делать прозрачными или полупрозрачными или сделать их в виде крестиков. Хочется при протягивании Vire видеть, как идёт проводник под контактными площадками. Аналогично с полигонами и аналогичными вещами.

**Ответ:** Можно! Для этого необходимо установить уровень видимости для каждого отдельного объекта в настройках: **Tools>Preferences>PCB Editor>Show/Hide**. В данном окне для каждого объекта можно установить уровни: Final, Draft и Hidden (соответственно: Отображать полностью, Отображать контур и Скрыть). На рис.1 показано отображение Pad с полным отображением и на рис.2 показано отображение в виде контура.

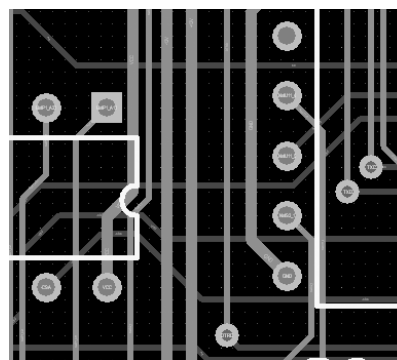


Рис. 1.

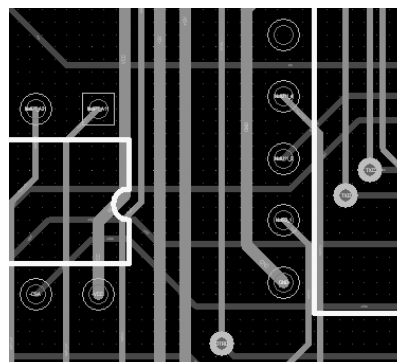


Рис. 2



**Вопрос:** До недавнего времени работала в P-CAD 2002-ом, пользовалась автотрассировщиком Shape Route. Недавно установили 2006 P-CAD, в нем автотрассировщиком Situs и он не видит Line Keerout, разводка проходит прямо по крепежным отверстиям. В чем может быть проблема?

**Ответ:** Необходимо задавать Keerout не линией, а полигоном. Здесь ситуация аналогична SPECCTRA, которая тоже не видит линий, а только полигоны.

**Вопрос:** Не могу найти способ, который позволил бы в редакторе схемы, как в P-CAD 200x, внести в графы основной надписи реквизиты документа, занесенные в Options>Sheet>Parameters. Можно записать все это текстовой строкой, но зачем тогда параметры?

**Ответ:** Для того, чтобы нанести на поле схемы или платы специальные строки, необходимо выполнить **Place>Text String** далее нажать TAB и в графе Text выбрать необходимое текстовое поле, например «=Author» (в котором далее в **Options>Sheet>Parameters** будет внесена фамилия разработчика). Чтобы на поле чертежа отображался атрибут параметра, а не сам параметр, необходимо включить опцию **Convert Special Strings в DXP>Preferences>Schematic>Graphical Editing** (для схем) или **DXP>Preferences>PCB Editor>Display** (для плат).

**Вопрос:** По ошибке нажал какую-то комбинацию клавиш и теперь цветом отображается только активный слой, все остальные в черной дымке (см. скриншот). Как вернуть нормальный вид?

**Ответ:** В данном случае включен режим Single Layer (работа с одним слоем), который включается при нажатии комбинации **Shift+S**. Переключения между слоями в этом режиме (как и обычно) **Shift+Ctrl+Scroll**, выход из данного режима – повторное нажатие **Shift+S** или **Tools->Preferences**, выбрать в **PCB Editor** пункт **Board Insight Display** и справа в **Single Layer Mode Options** настроить параметры режима.

**Вопрос:** Как указать в SPECCTRA, чтобы автоматическая трассировка производилась только на одном слое, т.е. односторонняя трассировка.

**Ответ:**

- 1) перед трансляцией в SPECCTRA выключить слой на котором не нужно трассировать
- 2) прописать в ДО-файле запрет трассировки на определенном слое установкой макс. значения стоимости длины: cost layer TOP forbidden (type length)

**Вопрос:** При создании посадочных мест я их записываю в библиотеку.

Создаю посадочные места с сеткой кратной миллиметрам. При редактировании уже созданного посадочного места, оно открывается в окне с сеткой 2.54, при добавлении сеток, кратных миллиметрам, происходит смещение. Можно ли это как-то исправить?

**Ответ:**

**Первый вариант.** Если не смещаете элементы графики, а только изменяете атрибуты, то можно сетку и не менять. Метрические размеры при этом сохраняются. Если же меняете графику, то придется передвинуть изображение в метрическую сетку. Для этого, оставаясь в сетке 2,54, заберите изображе-

ние в рамках селекции, вызовите щелчком правой клавиши контекстное меню, укажите в нем команду Selection Point и поместите точку селекции поверх Reference Point'a. После этого отпустите и снова нажмите левую клавишу и начните перемещение графики по экрану. Не отпуская клавишу мыши, нажатием G на клавиатуре, выберите метрическую сетку. Pattern прыгнет точкой привязки в ближайший узел метрической сетки.

**Второй вариант.** Без перемещения графики. Выполняете Options>Grid, выбираете Mode Relative – Prompt for Origin и в проекте устанавливаете точку привязки сетки в точку привязки компонента. Далее задаете необходимую метрическую сетку!

**Вопрос:** Для автоматизации передачи в редактор P-CAD PCB требуемого количества посадочных мест (Pattern) фильтрующих конденсаторов (их количество может достигать нескольких сотен) необходимо, чтобы такое же количество их условных графических обозначений (УГО) было внесено в ЭЭС, выполненную в P-CAD Schematic.

**Ответ:** В случае значительного количества фильтрующих конденсаторов необходимо:

- отобразить УГО одного из них;
- наложить изображение УГО остальных фильтрующих конденсаторов на уже размещенное УГО;
- скрыть позиционное обозначение (атрибут REFDES) всех конденсаторов;
- командой Place/Text нанести текст с указанием диапазона позиционных обозначений фильтрующих конденсаторов;
- произвести контроль совпадений позиционных обозначений, нанесенных текстом и обозначений, определяемых атрибутом REFDES.

В дальнейшей работе следует обратить внимание на тщательный контроль над совпадением позиционных обозначений, нанесенных текстом, и обозначений, определяемых атрибутом REFDES, после выполнения ручной или автоматической перенумерации (Renumbr) позиционных обозначений.

В результате выполнения этих операций получится фрагмент ЭЭС (рис.3), полностью соответствующий ГОСТ 2.702 и обеспечивающий передачу в редактор P-CAD PCB требуемого количества посадочных мест фильтрующих конденсаторов.

Следует иметь в виду, что в месте наложения контактов различных УГО автоматически сгенерируются точки слияния, устранить которые без разрыва цепи практически невозможно. Поэтому в библиотечных описаниях УГО конденсаторов выводы должны иметь длину, позволяющую совместить месторасположение контакта и точку слияния (рис. 3). ■

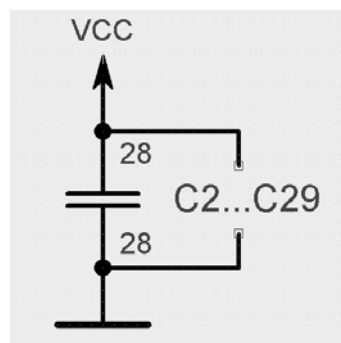


Рис. 3.

# IE3D идет к разработчикам

Александр Курушин, [kurushin@rodnik.ru](mailto:kurushin@rodnik.ru)

**П**опулярная программа, предназначенная для электродинамического проектирования сложных СВЧ структур, IE3D, разработанная компанией Zeland, продолжает завоевывать свое существенное место среди программ, предназначенных для проектирования СВЧ устройств. В основе алгоритма расчета используется метод моментов, но в отличие от такой популярной программы, как MWO, где также используется этот метод, в IE3D можно строить наклонные вертикальные стенки, связывающие металлические сигналонесущие слои. Таким образом, в IE3D, метод, предложенный для анализа планарных структур, расширен для расчета принципиально трехмерных структур.

В комплексе программ, предлагаемых компанией Zeland также программа FIDELITY, в которой одной из первых был внедрен метод FDTD для анализа выходного сигнала во временной области. Практика проектирования вводит новые структуры и конструкции, требующие разработки как специальных утилит, так и теоретического аппарата, применяющихся для решения новых задач.

К таким задачам можно отнести проектирование антенных и излучаемых систем GPS, сотовых телефонов, сверхминиатюрных антенн с большим коэффициентом усиления, управляемых антенных решеток.

Внедрение во всем мире системы идентификации объектов, распространение которых началось с вездесущих штрих-кодов, привело к созданию и внедрению в жизнь систем радиoidентификации RFID, которые позволяют распознавать объекты на значительном удалении. Практическими примерами можно назвать, наряду с учетом товаров, изделий, также обнаружение данных в условия плохой видимости, на недоступном расстоянии, а также для идентификации в автосервисе, пропускной системе для решения исходной задачи идентификации «Свой-чужой».

В систему RFID входят антенны читающего устройства и ответчика. Каждый из этих мобильных миниатюрных современных устройств разрабатывается так, чтобы исключить лишние элементы конструкции. Это приводит к тому, что антенны сразу нагружаются на комплексные импедансы входных чипов, исключая какие либо согласующие структуры. Поэтому в программе IE3D последней версии 12.12, в практику проектирования вводится новый параметр: Сопряженный коэффициент согласования, специально предназначенный для проектирования антенн RFID систем.

Коэффициент сопряженного согласования (Conjugate Match Factor, CMF): CMF это отношение между входной мощностью источника с заданным импедансом  $Z_s$  и мощностью на входе антенны  $Z_a$ . Для идеальной работы такой последовательной цепи, необходимо обеспечить  $Z_a = Z_s^*$ .

CMF пока не описан в литературе, а внедрен только в IE3D 12.12 и FIDELITY 5.20.

В качестве дополнительных средств проектирования, которые ставят IE3D в ряд с такими популярными программами, как HFSS и CST, в ней внедрены средства для полноценной оптимизации и подстройки размеров конструкции для получения заданных характеристик.

К таким средствам можно отнести комплект IE3D FastEM для проектирования в реальном времени. Комплект IE3D FastEM позволяет параметризовать и планарные и трехмерные структуры, рассчитывать с высокой точностью структуры, выводить в таблицы и на графики необходимые параметры и характеристики. Программа FastEM позволяет выполнить ручную настройку EM структуры, оптимизацию и синтез.

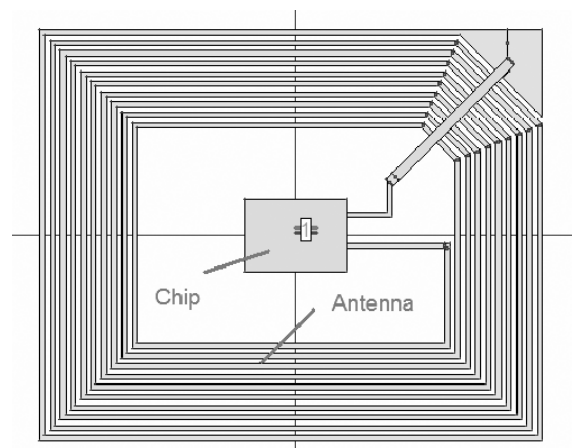
Для того, чтобы объединить работу СВЧ программ и программ нелинейного анализа электронных схем, как, например, SPICE, в последней версии IE3D добавляются новые утилиты ZDS и ZDM 12.1.

Последние реализации ZDS и ZDM используют новый метод объединения данных, полученных с помощью EM моделирования и классического анализа распределенных цепей. Добавляются также граничные условия, описывающие дискретные компоненты L, R, C. Это также удобно при проектировании систем RFID.

Улучшена библиотека IE3DLIBRARY. Теперь она позволяет создавать сложные топологии с параметризуемыми объектами на первом этапе черчения. Все размеры объектов основаны на описании с помощью уравнений (аналогично HFSS и CST). Благодаря реализации Булевых операций и виртуальных объектов, пользователи могут создавать структуры, выходящих из границ стандартных типов объектов, имеющихся в библиотеке.

Скорость расчета всегда отличала программу IE3D в лучшую сторону. Теперь она еще раз увеличена благодаря поддержке много-ядерного процессора. Увеличена скорость и базовой программы IE3D, так что теперь очень сложная геометрия решается намного быстрее и с высокой точностью.

Улучшено интегрирование с программой Microwave Office компании AWR. В программе MWO имеется специальная связь для IE3D, что обеспечивает устойчивую совместную работу IE3D и MWO. ■



Топология ответчика радиoidентификатора, состоящего из спиральной антенны и чипа

# Проектирование антенны радиоидентификатора

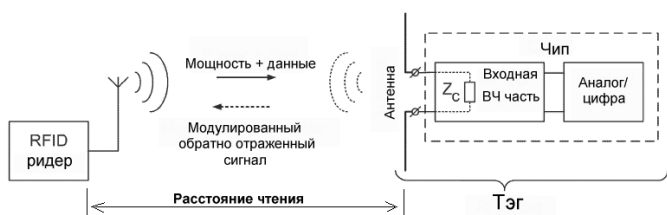
Александр Курушин, kurushin@rodnik.ru

**В** статье решается одна из важных задач при проектировании антенны Тэга системы радиоидентификации: согласование антенны и чипа ответчика с помощью планарной согласующей структуры.

В последние годы методы автоматической идентификации (Auto-ID) стали очень популярными во многих сферах услуг, продажи и распределения, в промышленности, производстве и системах, связанных с потоком данных. Автоматические процедуры идентификации необходимы, чтобы предоставить информацию о людях, животных, товарах и изделиях, находящихся в процессе движения.

Вездесущие ярлыки штрих-кода, которые ранее вызвали революцию в системах идентификации, становятся неадекватными в настоящее время. Штриховые коды могут быть чрезвычайно дешевы, но их недостатки – низкая информационная вместимость и тот факт, что они не могут быть повторно запрограммированы.

Оптимальным решением является хранение данных в полупроводниковом чипе. Чип с антенной образуют т.н. Тэг, который в корпусе представляет собой смарт-карту, наподобие ранее используемых в связи (телефонная смарт-карта, банковские кредитные карточки). Однако, механический контакт, используемый в смарт-карте, непрактичен. Бесконтактная передача данных между несущим данные устройством и его читателем (ридером) намного более гибка (рис.1). Такие бесконтактные системы передачи мощности и данных называются RFID системами (радиочастотные идентификаторы).

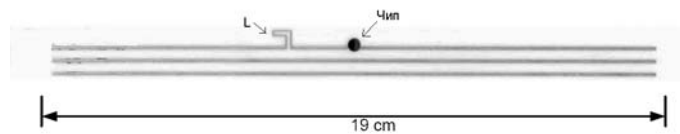


**Рис. 1. Система радиоидентификации. Отраженный сигнал модулируется изменениями импеданса чипа  $Z_c$**

Самая важная характеристика системы RFID – это максимальное расстояние, на котором ридер RFID может обнаружить обратно отраженный сигнал от Тэга. Поскольку чувствительность ридера обычно более высокая, по сравнению с Тэгом, расстояние чтения в основном определяется характеристиками Тэга.

Тэг включает микросхему (чип), в которой находится приемопередающее устройство. В таком исполнении Тэги пассивные, они не имеют батареи для питания, а питаются за счет энергии падающей электромагнитной волны. Пример Тэга показан на рис. 2.

Расстояние чтения Тэга  $r$  (рис.1) может быть рассчитано, используя формулу Фрииса в свободном пространстве [3,4]



**Рис. 2. Вибраторная планарная антенна длиной  $\lambda/2$  (рабочая частота 910 МГц, длина волны 33 см). Чип включен между двумя ветвями вибратора**

$$r = \frac{\lambda}{4\pi} \sqrt{\frac{P_t G_t G_r \tau}{P_{th}}} \quad (1)$$

где  $\lambda$  – длина волны,  $P_t$  – мощность, излучаемая ридером,  $G_t$  – усиление антенны ридера,  $G_r$  – усиление приемной антенны Тэга,  $P_{th}$  – минимальная мощность, необходимая для создания постоянного напряжения на чипе Тэга, а  $\tau$  – коэффициент рассогласования, равный

$$\tau = \frac{4R_c R_a}{|Z_c + Z_a|^2}, \quad 0 \leq \tau \leq 1 \quad (2)$$

где  $Z_c = R_c + jX_c$  импеданс чипа и  $Z_a = R_a + jX_a$  является импедансом антенны.

Из (1) можно видеть, что диапазон чтения зависит от мощности передатчика ридера, усиления антенны Тэга, коэффициента рассогласования  $\tau$ . Обычно  $\tau$  сильно зависит от частоты, и прежде всего определяет резонанс Тэга, который имеет место на частоте, на которой выполняется лучшее согласование импедансов чипа и антенны.

Часто требуется, чтобы размер Тэга был значительно меньше полуволны. Тогда антенна реализуется как планарная, со сложным сочетанием вибраторных линий и щелей (например, рис. 3), максимально используя площадь антенны. Антенна должна с наибольшей эффективностью преобразовывать падающую электромагнитную волну в напряжение питания чипа, а также передать с наибольшей эффективностью отраженную волну в сторону ридера. Это означает, что импедансы антенны и чипа должны быть комплексно сопряженными. Чтобы согласовать два комплексных сопротивления, в общем случае между ними надо включить согласующую структуру.

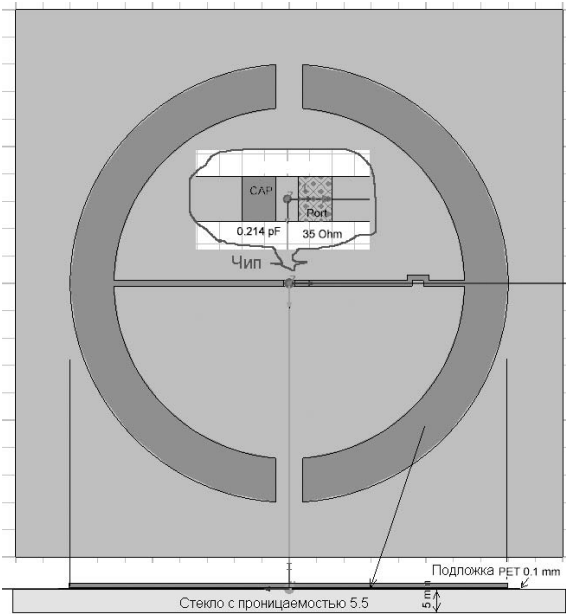
Алгоритм проектирования согласующей цепи, если форма антенны уже выбрана (этот важный вопрос рассматривается во многих работах, [3]) следующий:

1. Расчет входного сопротивления антенны, ее реальной и мнимой части. Реальная часть фактически равна сопротивлению излучения.
2. Выбор структуры согласующей цепи. Поскольку нужно реализовать условие сопряженного согласования на заданной частоте, то нужно использовать, по крайней мере, два сосредоточенных элемента ( $G$ -образная цепь). Учитывая возможность включения индуктивности и емкости, может быть 6 вариантов включения. Для выбора и анализа подходящей структуры рекомендуется использовать диаграмму Смита и программу MWO [4].
3. Расчет согласующей цепи как фильтра и оптимизация его в виде сосредоточенных элементов.
4. Реализация элементов согласующей цепи в виде граничных условий и расчет антенны.
5. Физическая реализация элементов согласующей цепи и представление ее в виде топологии. Считаем, что индуктивности

имеют сосредоточенные параметры и реализованы как меандровые, а емкости – как гребенчатые или связанные по ребру.

6. Анализ, а затем оптимизация структуры на программах электродинамического моделирования, наиболее популярными из которых в настоящее время считаются CST [1] и HFSS [2].

Далее раскроем алгоритм проектирования Тэга на примере конкретной антенны (рис. 3), у которой входное сопротивление на частоте 910 МГц, рассчитанное с помощью HFSS, равно  $228 + j544$  Ом.



**Рис. 3. Тэг, состоящий из круглой антенны с чипом в центре, расположен рядом с ветровым стеклом машины толщиной 5 мм. Планарная антенна выполняется методом напыления на тонкой диэлектрической подложке толщиной 0.1 мм**

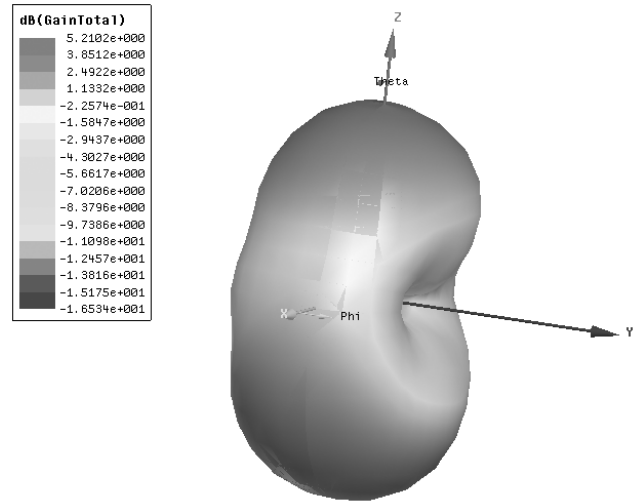
Тэг взаимодействует с антенной ридера на расстоянии, значительно большем длины волны. Поэтому очень важной характеристикой является диаграмма направленности (рис. 4), по сечению которой можно видеть направление ее максимального излучения и величину  $G_{real}$ , входящую в формулу (1).  $G_{real}$  – это реализуемый коэффициент передачи антенны, который учитывает как потери в подложке антенны  $\eta_{loss}$ , так и потери на рассогласование  $\tau$  [1]

$$G_{real} = \eta_{loss} \tau D_0,$$

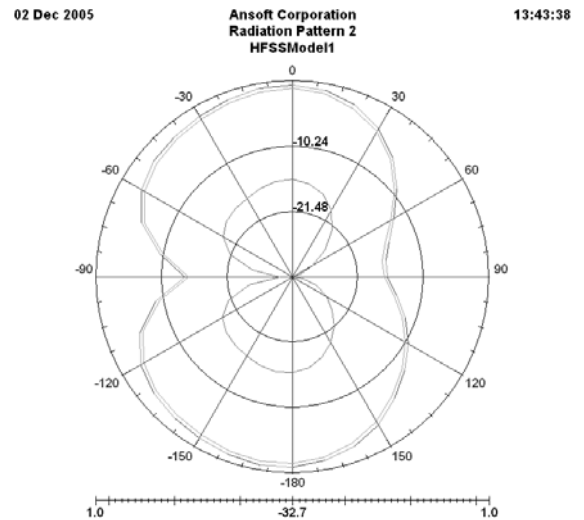
где  $D_0$  – направленность антенны.

То. антенна исходной конструкции имеет  $G_{real} = -15$  dB. Анализ системы RFID, приведенный, в том числе, в большом количестве публикаций [3], показывает, что величину усиления антенны Тэга необходимо иметь порядка 0... +2 dB. Поэтому далее поставим задачу увеличить величину  $G_{real}$ , и решение этой задачи будет сводиться к полному согласованию антенны и чипа.

Причина рассогласования в данном случае заключается в различии комплексных сопротивлений антенны и чипа, при том, что реактивные части частично компенсируются, что можно видеть из того, что резонансная частота Тэга равна величине 900 МГц, отличной от частоты передатчика ридера 910 МГц. То. в рассматриваемой круглой антенне согласование антен-



**Рис. 4. Диаграмма направленности Тэга, расположенного вблизи к ветровому стеклу, несколько искривляется**



**Рис. 5. Сечение диаграммы направленности: направленности и реализуемый коэффициент усиления антенны вблизи стекла  $G_{real} = -15$  dB**

ны можно реализовать, улучшив компенсацию по реактивной составляющей и трансформируя реальную часть импеданса антенны 17 Ом в реальную часть Тэга, равную 35 Ом.

Входное сопротивление антенны считается в тех условиях, в которых она будет работать, в нашем примере – на подложке полистирола толщиной 0.1 мм и на стекле толщиной 5 мм. Диэлектрическая проницаемость стекла 5.5. Входное сопротивление антенны считаем на HFSS. Для этого в центре вибратора сложной формы (рис. 3) располагаем дискретный порт с заданным импедансом. Учитывая заданные граничные условия, HFSS использует метод конечных элементов и рассчитывает входной импеданс в сечении дискретного порта.

Итак, Z- параметры антенны Тэга, расположенной рядом со стеклом с проницаемостью 5.5, равны  $\text{Re}(Z_{in}) = 228$  Ом,  $\text{Im}(Z_{in}) = +j544$  Ом, что означает, что входное сопротивление носит индуктивный характер и соответствует 95 нГ (рис.6).

Согласующую цепь надо построить так, чтобы трансформировать импеданс антенны, равный  $228 + j544$  Ом, в импеданс, комплексно сопряженный импедансу чипа.

Согласно информации, данной производителем чипа UCODE HSL (Ultra High Frequency Smart Label) [4], импеданс чипа равен  $35 - j850 \text{ Ом}$  (что означает, что входной импеданс носит емкостной характер и конкретно  $0.214 \text{ пФ}$ , рис.6); значит для обеспечения комплексного сопряжения, его нужно трансформировать в импеданс  $35 + j850 \text{ Ом}$ .

Одним из способов достижения согласования можно считать расчет и установку согласующей цепи между антенной и чипом. Можно предложить по крайней мере несколько структур Г-образной согласующей цепи. Одна из них показана на рис. 6.

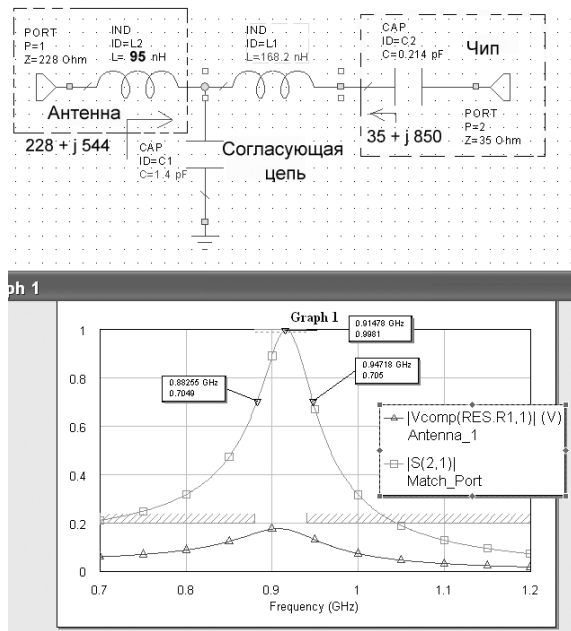


Рис. 6. Схема и частотная характеристика, рассчитанная на Microwave Office [4]

Во время оптимизации согласующей цепи в качестве целевой функции можно внести такую важную, в системе RFID, характеристику, как полосу пропускания [3]. Например, одновременно с получением условия сопряженного согласования на частоте 910 МГц, задаем требуемую полосу пропускания, равную 20 МГц.

Анализ, а затем оптимизация с помощью MWO [5] номинальных значений элементов согласующей цепи показывает, что при достижении значений  $L=168 \text{ нГ}$  и  $C=1.4 \text{ пФ}$  мы получаем частотную характеристику цепи передачи от антенны к чипу, показанную ниже на рис.9. Ширина полосы этой частотной характеристики зависит как от добротности антенны, так и чипа. Желательно, чтобы частотная характеристика согласующей структуры не сужала полосу общей цепи передачи (сужение полосы из-за согласующей структуры можно видеть на диаграмме Смита, рис.7 по трассе согласования).

Прежде чем реализовать согласующую структуру в виде меандровой индуктивности и/или гребенчатой емкости, можно использовать специальные дискретные граничные условия, имеющиеся в HFSS. Эти специальные граничные условия можно считать мощным инструментом, расширяющим возможности электродинамического моделирования.

Настройкой можно получить полное согласование  $S_{11} = 0$  в одной точке. Далее с помощью оптимизации на MWO можно

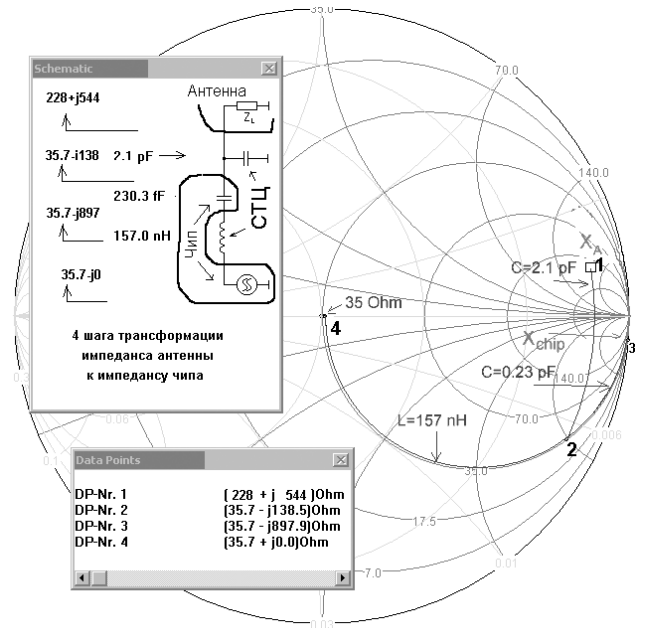


Рис. 7. Траектория движения по точкам согласующей цепи, между антенной и чипом на электронной диаграмме Смита (разработчик проф. F.Dellspenger, fritz.dellspenger@hta-be.bfh.ch). Эта траектория учитывает емкость чипа  $0.23 \text{ пФ}$ . Точка 1 – антенна, ( $Z_L$ ) точка 3 – чип (фактически генератор, сопротивление которого находится в центре диаграммы Смита)

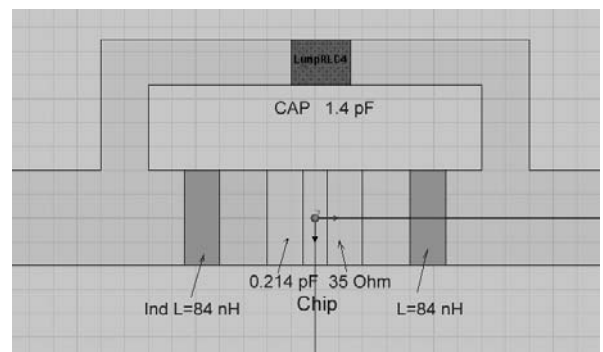


Рис. 8. Вариант реализации согласующей цепи, в котором в качестве дискретных элементов используются специальные граничные условия ( $168 \text{ нГ}$  из рис. 6 делятся пополам)

выполнить согласование в нескольких частотных точках и увеличить, таким образом, полосу пропускания (рис. 6).

Особенностью проектирования антенных и иных структур на одном слое без земляной поверхности можно, пожалуй, считать то, что понятие волнового сопротивления линии в тракте здесь исчезает. Хотя земляная плата ридера, от которой можно отсчитывать напряжения в данной конструкции, и моделирует собой реальную земляную поверхность.

Поэтому опорное, или референсное, сопротивление здесь не играет принципиального значения. Расчет можно вести в терминах абсолютных значений импеданса.

Итак, для согласования комплексных импедансов чипа и антенны, на первом шаге мы используем согласующую цепь, поставленную между чипом и антенной в виде граничных условий.

Для расчета импеданса антенны, в месте, где в будущем будет располагаться чип, ставим дискретный порт, с  $R_{port} = 35 \text{ Ohm}$ . Ширину линий, к которым будет подключаться чип, и возможная согласующая структура, выбираем равной  $W=1 \text{ mm}$ , хотя волновое сопротивление этой линии в односторонней антенне остается неизвестным.

В первом приближении согласующие элементы можно рассчитать с помощью диаграммы Смита, а затем оптимизировать с помощью программы Microwave Office [5].

Добавим согласующую цепь между двумя выводами антенны (концами вибратора и двумя выводами чипа) и рассчитаем новую структуру. Индуктивность  $168 \text{ nH}$ , полученную в схеме Г-образной согласующей цепи, делим на 2 индуктивности по  $84 \text{ nH}$ .

Важный момент перехода от рис. 7 к рис. 8 заключается в том, что схему на рис. 7, которая имеет земляной общий провод, нужно перевести в согласующую структуру рис. 8 без общей земляной шины.

Если бы в конструкции антенны Тэга была бы земляная плата, то наиболее точным было бы применение дифференциального порта, в который должен быть включен чип. Но поскольку подложки нет, будем применять дискретный порт LumpedPort [2]. Дискретный порт, реализованный в HFSS, это, по сути, дискретный источник напряжения, включенный между точками.

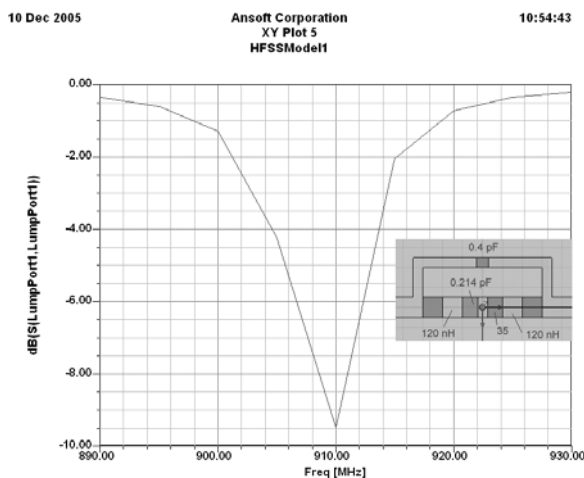


Рис. 9. Частотная характеристика круглой антенны с согласующими цепями

Итак, на этом этапе проектирования мы реализовали необходимые компоненты согласующей цепи в виде граничных условий. Пока элементы реализованы не в физическом виде, как это будет сделано в окончательной конструкции. Однако уже на этом этапе можно проверить реализованные Тэгом характеристики, а также выполнить оптимизацию, при которой величины дискретных емкостей и индуктивностей можно будет изменять, как в обычной оптимизации или подстройке. В результате получено, что излучение антенны направлено по оси Z (рис.10) и антенна имеет реализуемое усиление  $G_{real} = 2.128 \text{ dB}$  (рис. 11).

Итак, здесь мы показали, как реализуются компоненты согласующей цепи, используя граничные условия Lumped Element Boundary Condition.

Схема, полученная на диаграмме Смита, была реализована как структура, показанная на рис. 8 ( $C=0.44 \text{ pF}$ ,  $L=256 \text{ nH}$ )

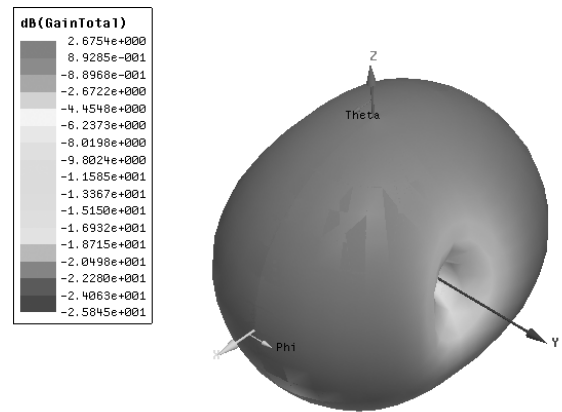


Рис. 10. Диаграмма направленности круглой антенны, структура которой включает согласующую цепь, реализованную как RLC Boundary

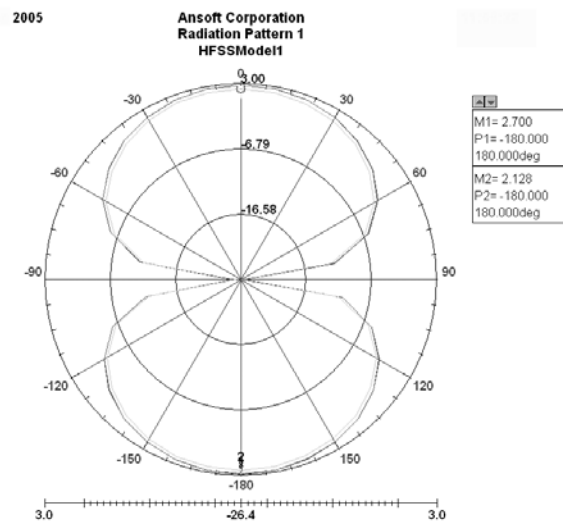


Рис. 11. Сечение диаграммы направленности показывает лучший результат  $G_{real} = 2.128 \text{ dB}$

После оптимизации согласующей цепи на MWO [4], величины элементов стали равны  $C=0.4 \text{ pF}$ ,  $L=120+120 \text{ nH}$  (оптимизация изменила эти значения, по сравнению с рис.7, поскольку учитываются паразитные емкости и индуктивности структуры).

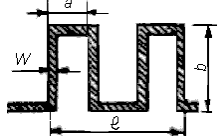
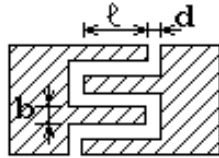
Далее необходимо физически реализовать емкости  $C_{rag}$  и индуктивность в виде планарных компонентов. Для решения этой задачи можно опираться на распространенные в практике проектирования экспериментальные формулы, приведенные в табл.1.

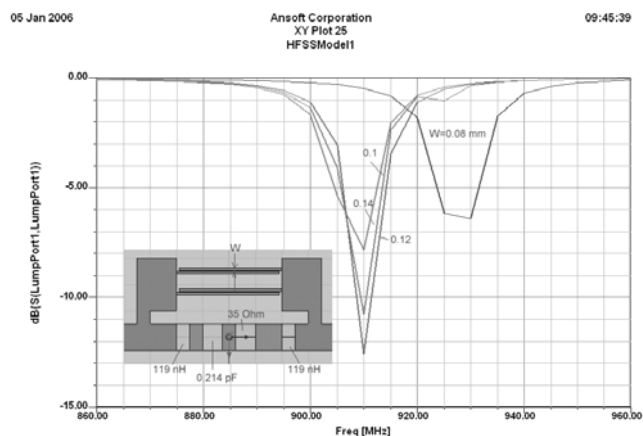
Однако программы электродинамического анализа позволяют выполнить анализ подобных компонентов, даже отличающихся от симметричных элементов, приведенных в табл.1.

Поэтапно, в первую очередь была реализована гребенчатая емкость. Изменяя ширину линии гребенчатого конденсатора, получаем 4 варианта реализации  $C_{par}$  с параметром W (рис.12).

Наилучшее согласование, соответствующее  $W=0.12 \text{ mm}$ , обеспечивают диаграммы направленности антенны Тэга, рассчитанные на HFSS, приведенные на рис. 13, 14.

**Табл. 1. Физически реализуемые дискретные элементы в виде напыленных структур, внедренных в планарную антенну. До сих пор в практике проектирования для оценки величин наиболее распространенных реализаций гребенчатой емкости и меандровой индуктивности применяются известные формулы, приведенные в табл. 1.**

Меандровая индуктивность		$L = 0.1b \left( 4n \ln \frac{2a}{W} - C_n \right),$ $n$ – число шагов меандровой индуктивности $C_n$ – см. таблицу внизу	10...100 нН								
Гребенчатая емкость		$C = 3.6 \cdot 10^{-3} (\epsilon + 1) l \times \left[ 1 + \frac{1.9}{(2m-1)(1+d/b)} + 3(m-1) \left( \frac{h}{d} \right)^{0.25} \left( \frac{b}{h} \right)^{0.4388} \right]$ $m$ – число зубьев с одной стороны, $l$ – длина зубьев, $h$ – толщина подложки, мм, $d$ – щель между зубьями, мм	0.2 ... 5 пФ								
$n$	2	3	4	5	6	7	8	9	10	11	12
$C_n$	2.76	3.92	6.22	7.6	9.7	10.92	13.38	14.92	16.86	18.46	20.36



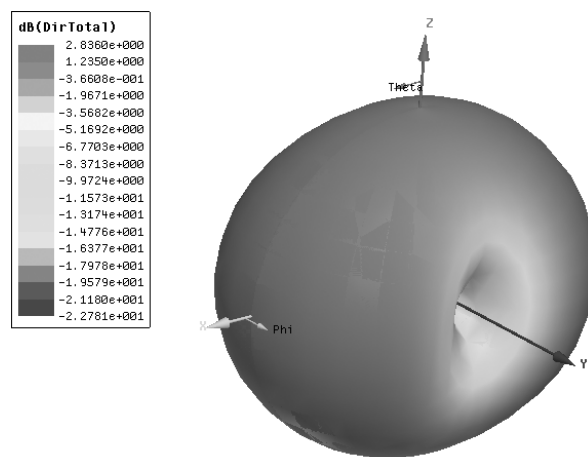
**Рис. 12. Частотная характеристика антенны после физической реализации  $C_{par}$  в виде гребенчатой емкости и индуктивности, реализованной пока в виде граничного условия**

Оценка формулы для меандровой индуктивности, приведенной в табл.1 показывает, что в первом приближении можно считать, что индуктивность 120 нГ можно реализовать в виде линии длиной около 120 мм. Поэтому создаем такую индуктивность, вместо индуктивности, реализованной с помощью граничного условия.

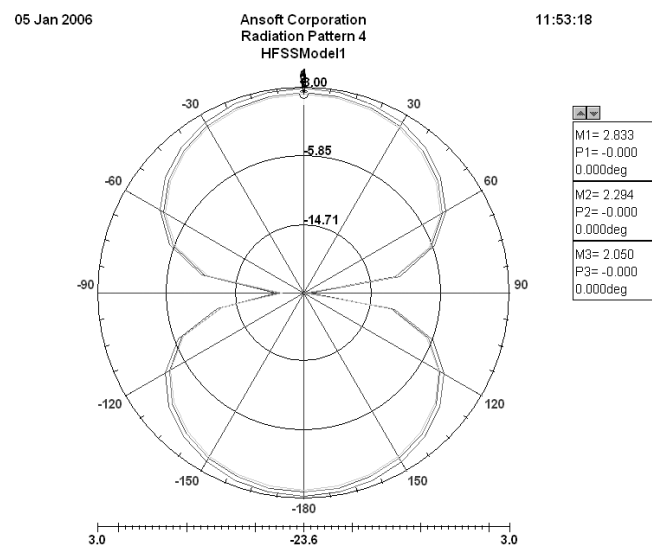
Программа HFSS имеет широкие возможности оптимизации. В качестве параметров удобно задать геометрические размеры индуктивности; ее шаг, количество витков и размах; в результате такой оптимизации окончательная длина меандровой индуктивности приобретает оптимальный размер и структуру (рис. 15).

В результате включения согласующей структуры, показанной на рис. 16, реализуемое усиление антенны достигло величины  $G_{real}=1.764$  dB. Вид диаграммы направленности совпадает с показанной на рис. 13,14. Окончательный вид антенны приведен на рис. 16.

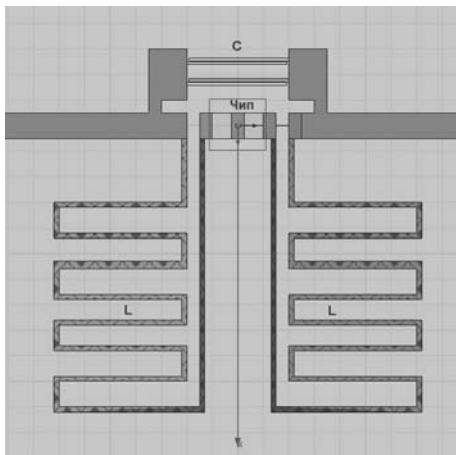
Итак, для этой конкретной антенны можно сказать, что результат внедрения согласующей цепи привел к тому, что реализуемое усиление  $G_{real}$  круглой антенны увеличилось с  $-15$  dB до  $+1.764$  dB. Эксперимент подтвердил результаты расчета.



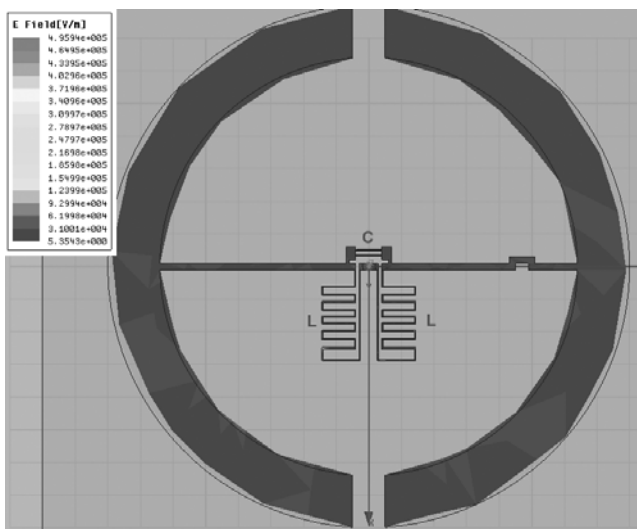
**Рис. 13. Диаграмма направленности с физически реализованной емкостью  $C_{par}$**



**Рис. 14. Диаграмма направленности:  $G_{real} = 2.05$  dB**



**Рис. 15. Реализованная в виде меандровой индуктивности**



**Рис. 16. Окончательная структура круглой антенны с согласующими цепями**

Рабочая полоса частот антенны осталась равной 15 МГц; на примере этого расчета мы видим, что она не изменилась. Реализация в виде Чебышевского фильтра приведет к согласованию в нескольких точках. Это может увеличить полосу, но приводит к более сложной согласующей структуре. Практика проектирования показала, что более широкая полоса согласования получается, если в согласующую структуру включены связанные линии.

### Выводы

Антенны, работающие в системах RFID, имеют разнообразную конструкцию, размеры и требуемые диаграммы направленности. Причем их размеры имеют тенденцию к уменьшению. Тэги становятся все более компактными. Поэтому проектирование Тэгов выделяется в класс самостоятельных задач, тесно связанных с задачей согласования комплексных импедансов. Наиболее оптимальная конструкция Тэгов – без согласующих цепей – не всегда позволяет добиться желаемого результата – нужного усиления и широкополосности антенны. Поэтому проектирование согласующих цепей в этих специфических конструкциях антенн является актуальной задачей.

Применение HFSS Ansoft переводит проектирование сложных СВЧ структур на новый уровень. В результате электродинамического анализа имеется возможность рассчитать согласующие структуры произвольной формы. Результаты проектирова-

ния с использованием программ, типа CST, HFSS и др. становятся не менее точными, чем экспериментальные измерения.

Анализ и, главное, оптимизация конструкции согласующих цепей выполняется с помощью этих программ очень эффективно, при этом мощные современные компьютеры позволяют моделировать полностью пространство от антенны ридера до антенны Тэга и даже включить радиочастотные компоненты Тэга.

Поскольку антенна Тэга является принципиально однослойной конструкцией, смонтированной на подложке, то применять понятие волнового сопротивления необходимо осторожно. Однако приведенные расчеты показали, что использование диаграммы Смита, программы анализа, основанные на теории цепей (MWO), в совокупности с программой электродинамического анализа, позволяют с высокой точностью рассчитать Тэг и согласующую структуру, позволяющую улучшить характеристики Тэга, при условии жесткого задания формы антенны. Т.о. виртуальное понятие характеристического сопротивления линии можно опустить и выполнять расчет, не обращая внимания на отсутствие земляной платы.

В заключении можно сказать, что для малых антенн, размеры которой намного меньше длины волны, направленность такой антенны меньше чем направленность полуволнового вибратора, которая равна  $D=1.65$ , и естественно больше, чем направленность изотропного излучателя  $D=1$ . Поэтому потери в окончательном параметре  $G_{real}$  намного больше зависят от степени согласования, чем от выбора формы. Поэтому при выборе конструкции планарной антенны большее внимание следует уделять согласованию.

Проектируя сверхмалую антенну можно столкнуться с тем, что излучаемая металлическая форма, на которой возникают токи, создающие поле в дальней зоне, находится на одной стороне подложки, а внизу конструкции располагаются согласующие цепи, токи на которых также вносят вклад в диаграмму направленности и могут ухудшать окончательные характеристики. Электродинамическое проектирование учитывает компенсацию токов и приводит к наилучшим результатам.

Практика проектирования Тэгов показывает также, что наиболее оптимальный метод – такая реализация структуры, когда в антенне Тэга находятся точки, подключение к которым автоматически выполняет согласование. В этом случае согласующая структура реализуется неявно. Однако зачастую приходится реализовывать согласующую структуру и явно, как показано в данной статье. ■

**Автор выражает благодарность к.т.н. Калининцеву В.И. за полезные дискуссии в процессе работы над статьей.**

### Литература:

1. www.cst.com – сайт компании Computer Simulation Technology.
2. www.ansoft.com – сайт компании Ansoft, производителя HFSS Ansoft.
3. K. Balanis. Antenna Theory. Analysis and Design. 2nd Ed. 942 pp., Wiley, 2001.
4. K. V. Seshagiri Rao, Pavel V. Nikitin, and Sander F. Lam Antenna Design for UHF RFID Tags: A Review and a Practical Application IEEE Tran. On Antenna and Propagation, Vol. 53, No. 12, December 2005.
5. www.semiconductors.philips.com Philips. Ucode.



# Проектирование микрорословковых антенн систем спутниковой навигации

Константин Папилов, [info@rodnik.ru](mailto:info@rodnik.ru)

**С**путниковые радионавигационные системы (СНС) представляют собой всепогодные системы космического базирования и позволяют в глобальных масштабах определять текущие местоположения подвижных объектов и их скорость, а также осуществлять точную координацию времени. В соответствии с концепцией ICAO (International Civil Aviation Organization), спутниковые навигационные системы в ближайшее время станут единственным средством в авиационной и даже в автомобильной навигации.

Принцип действия систем СНС заключается в следующем. Навигационные спутники излучают специальные электромагнитные сигналы. Аппаратура потребителей, расположенная на объектах находящихся на поверхности Земли или околоземном пространстве, принимает эти сигналы и после специальной обработки выработывает данные о местоположении и скорости объекта.

Спутниковую радионавигационную систему можно рассматривать как высокотехнологичную информационную систему, состоящую из пяти основных сегментов (рис. 1).

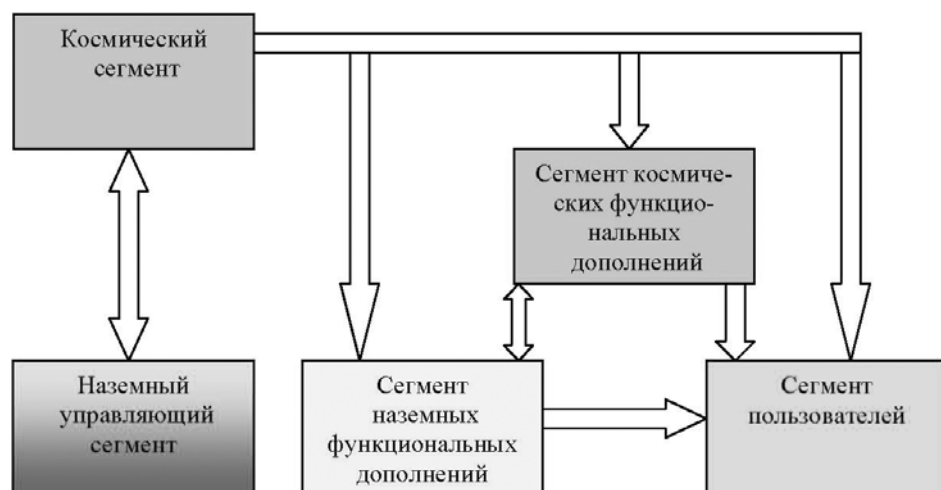


Рис. 1. Организация спутниковой радионавигационной системы

Наземное управление включает в себя центр управления космическим сегментом, станции слежения за навигационными спутниками (радиолокационные и оптические), аппаратуру контроля состояния навигационных спутников.

Управляющий сегмент решает задачи определения, прогнозирования и уточнения параметров движения навигационных спутников, формирования и передачи в бортовую аппаратуру спутников цифровой информации, а также ряд контрольных и профилактических функций.

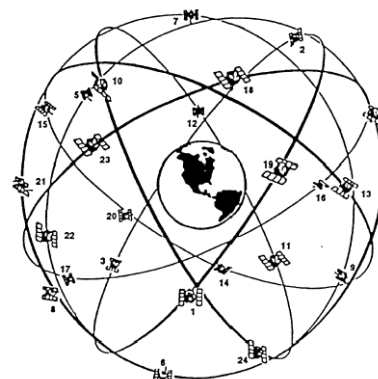


Рис. 2. Орбитальная группировка спутников GPS

Космический сегмент (рис. 2) представляет собой систему навигационных спутников, вращающихся по эллиптическим орбитам вокруг Земли. На каждой орбите находятся несколько спутников. Навигационный спутник (рис. 3) имеет на борту радиоэлектронную аппаратуру, излучающую в направлении Земли шумоподобные непрерывные радиосигналы, содержащие информацию, необходимую для проведения навигационных расчетов с помощью аппаратуры потребителя.

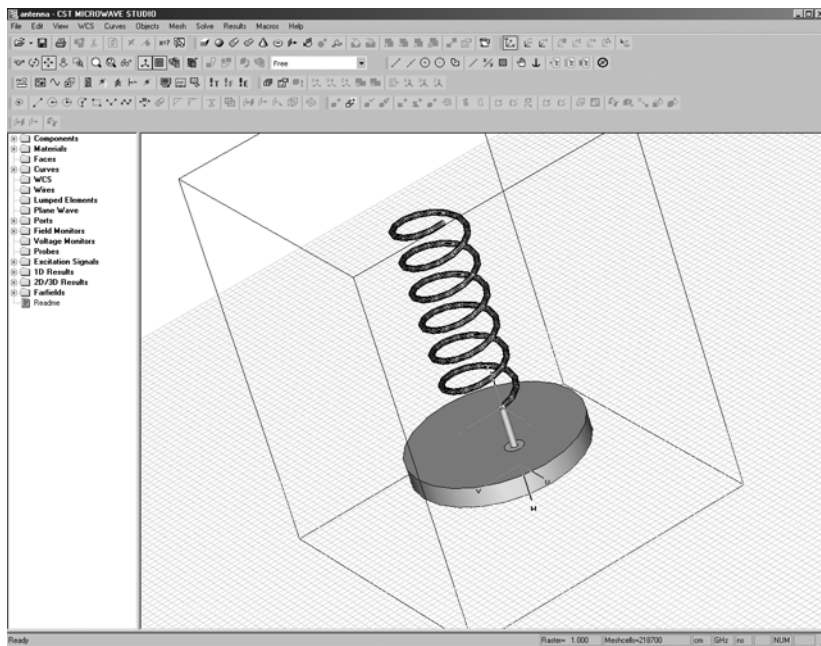
Благодаря достаточному количеству навигационных спутников и специальным параметрам радиосигналов, аппаратура потребителя может в любое время, при любых погодных условиях принимать излученные спутниками сигналы и определять местоположение, скорость и время.

В аппаратуре пользователей, как правило, применяются антенны на несимметричной полосковой линии. Подобные антенны достаточно широко освещались в литературе с позиций их использования в качестве излучателей плоских антенных



Рис. 3. Навигационный космический аппарат ГЛОНАСС-М (фото с сайта [www.roskosmos.ru](http://www.roskosmos.ru))

решеток. Однако данных по их проектированию для спутниковых навигационных систем (СНС) недостаточно. Антенна наземного приемника СНС должна работать в диапазоне частот 1563 МГц...1615 МГц, принимать сигналы из верхней полусферы в телесном угле  $\pm 85^\circ$ , иметь двустороннюю круговую поляризацию с коэффициентом эллиптичности менее 3,5 дБ, обеспечивать коэффициент усиления в секторе  $\pm 75^\circ$  больше минус 2 дБ, в секторе  $\pm(80^\circ \dots 85^\circ)$  не хуже минус 7 дБ. Кроме того, она должна иметь структуру для пространственного ослабления электромагнитных колебаний, отраженных от мест-



**Рис. 4. Трехмерная модель спиральной антенны в интерфейсе программы CST**

ных предметов, частотно-избирательные элементы для подавления внеполосных излучений и малошумящий усилитель мощности.

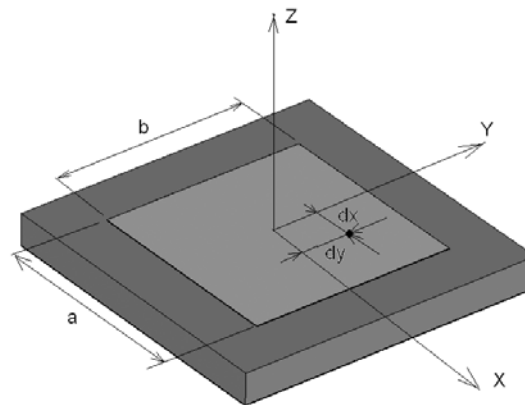
Еще десять лет назад разработка такой антенны была очень трудным делом. Это объясняется тем, что модели антенн создавались при использовании приближенных методов расчета, и следовательно, были неточными. Созданный макет, в большинстве случаев, требовал доработки и внесения различных поправок в конструкцию. А решение электродинамической задачи в строгой постановке без помощи вычислительных машин – трудоемкое дело, связанное с рутинным решением большого числа интегральных уравнений. С развитием вычислительной техники стали появляться различные пакеты моделирования, способные решать подобного рода задачи. Программы от таких разработчиков, как Ansoft и AWR, широко распространены в России и подробно описаны в русскоязычной литературе [4].

В данной статье речь пойдет о программе Microwave Studio, разработчиком которой является фирма CST (Computer Simulation Technology). С самого начала работы с программой обращаешь внимание на понятный интерфейс и мощный и удобный набор инструментов для трехмерного моделирования объектов. На рис. 4 показаны некоторые возможности 3-D моделирования на примере спиральной антенны.

В основе программы лежит разработанный компанией CST метод аппроксимации для идеальных граничных условий (РВА), удачно дополняющий хорошо зарекомендовавший себя метод определенных интегралов (FI), работающий во временной области. В любом методе, связанном с моделированием конечных элементов, все поверхности разбиваются на небольшие элементы. Если модель СВЧ устройства задана только прямыми плоскостями, то число анализируемых элементов разбиения невелико и расчет проводится относительно быстро. При использовании в СВЧ устройствах криволинейных поверхностей, для их аппроксимации требуется намного боль-

шее количество элементов разбиения, что приводит к значительным временным затратам при анализе. Комбинация методов РВА и FI, предложенная компанией CST, позволила быстро решать задачи моделирования сложных СВЧ устройств с криволинейными поверхностями на широко распространенных компьютерах с процессорами Pentium. Во многих других подобных программах решение задачи ведется в частотной области. Такой метод требует предварительного задания сетки частот и не дает возможности просмотреть решение задачи на промежуточных частотах. Такой метод будет удобен, если требуется знать решение задачи на заранее известной частоте.

Возможности программы CST оказались очень полезными при проектировании антенн для приемников СНС, поскольку эти антенны имеют физические размеры в несколько раз меньше длины волны в свободном пространстве. Такая антенна (рис. 5.) представляет собой полуоткрытый резонатор с диэлектрическим заполнением. В этой структуре возможно существование двух взаимно-ортогональных в пространстве колебаний, резонансные частоты  $f_1$  и  $f_2$  которых определяются размерами  $a$  и  $b$ .



**Рис. 5. Микрополосковая антенна GPS**

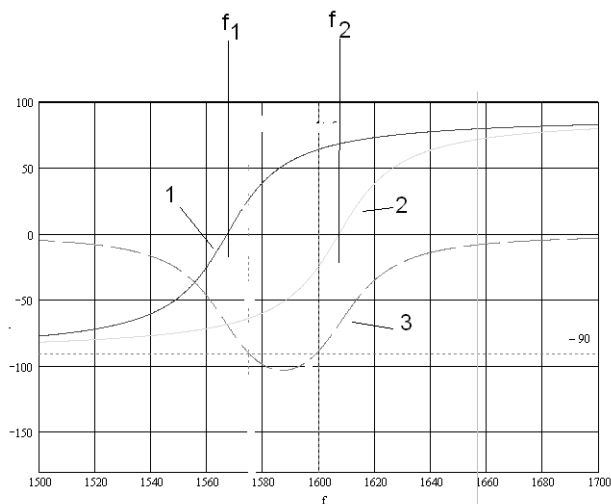
Для рассматриваемой антенны размеры  $a$  и  $b$  выбираются так, чтобы резонансные частоты  $f_1$  и  $f_2$  были различными, а положение точки возбуждения выбирается так, чтобы возбуждались оба этих колебания. Так как антенна выполнена на диэлектрике, то размеры  $a$  и  $b$  рассчитываются с учетом диэлектрической проницаемости заполнения.

$$a = \frac{f}{2 \cdot \sqrt{\epsilon}}$$

Благодаря диэлектрическому заполнению удастся значительно уменьшить габариты антенны.

Фазочастотные характеристики 1 и 2 на рис. 3 имеют два идеальных колебательных контуров с добротностью 50, настроенных на частоты  $f_1$  и  $f_2$ .

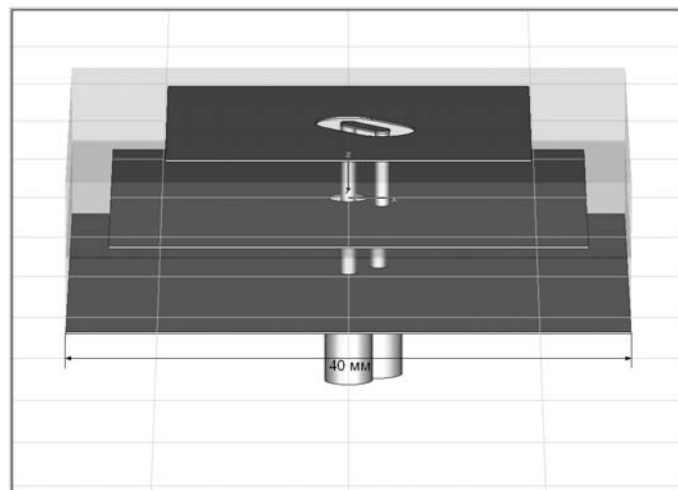
Кривая 3 показывает величину разности фаз колебаний в этих контурах на различных частотах. Легко видеть, что значения  $f_1$  и  $f_2$  можно выбрать так, чтобы на частоте  $f_0 = (f_1 + f_2)/2$  сдвиг фаз колебаний составлял  $90^\circ$ .



**Рис. 6. Фазочастотные характеристики идеальной модели антенны**

Если в резонаторе, показанном на рис. 5, реализовать это условие, колебания в резонаторе будут сдвинуты во времени на четверть периода. Если, кроме того, будут близки амплитуды колебаний, на частоте  $f_0$  антенна будет создавать (и, соответственно, принимать) поле круговой поляризации с коэффициентом эллиптичности, близким к 1.

Условие близости амплитуд реализуется в рассматриваемой антенне выбором положения точки возбуждения. Положение данной точки подстраивается в процессе моделирования в Microwave Studio, что позволяет добиться хорошего результата без существенных изменений в реальной конструкции.



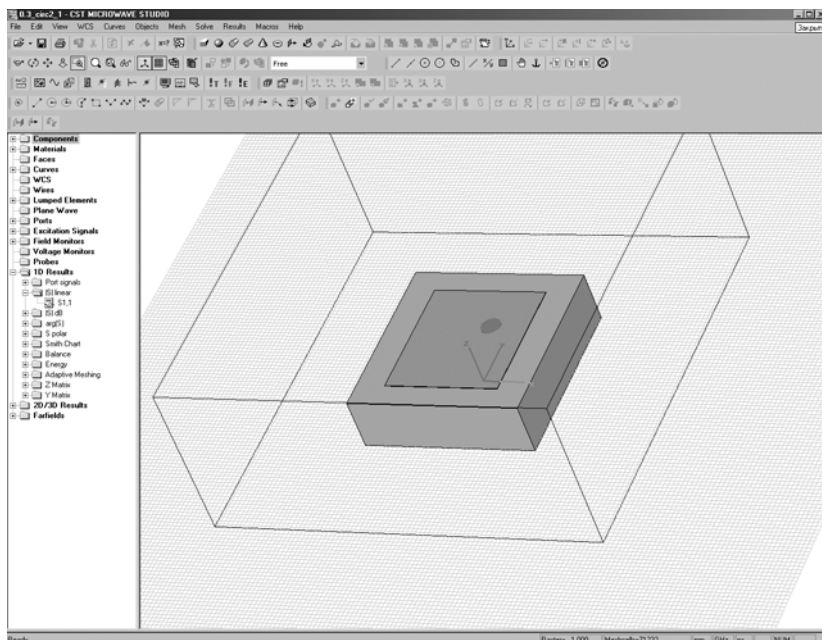
**Рис. 8. Модель двухдиапазонной антенны.**

Так как МПА по своей сути являются резонансными приборами, то они обладают рядом свойств, присущих резонаторам. Одно из этих свойств – это высокая добротность, а как следствие сравнительно узкая полоса. Благодаря методу расчета, применяемому в Microwave Studio, можно получить высокую точность расчета в широкой полосе частот, а не только в заданных точках расчета, как это происходит в других программах. Другое отличие резонансных структур – это их высокая чувствительность к различным изменениям в конструкции. Предсказать их поведение при переходе к другому типу конструкции очень сложно. Поэтому программы типа Microwave Studio особенно необходимы для проектирования более сложных моделей, чем та, которая показана на рис. 7. Примером подобной модели может служить конструкция двухдиапазонной антенны так же предназначенной для приема навигационных сигналов. Во втором диапазоне передаются поправки для коррекции ошибок, возникающих в ионосфере. Модель подобной антенны, выполненная средствами моделирования Microwave Studio, показана на рис. 8.

Антенна состоит из двух излучающих поверхностей, расположенных друг над другом и «земли». Причем, средняя пластина является «землей» для верхней. Питание подведено отдельно для каждой антенны. Размеры антенны 40 x 40 x 8 мм. Результаты моделирования можно видеть на рис. 9. На этом рисунке показана зависимость КСВ по обоим входам от частоты.

На рис. 10 трехмерное изображение диаграммы направленности антенны на частоте 1580 МГц. На рис. 11 приведены графики зависимости коэффициента эллиптичности от угла возвышения. Графики даны для двух частот.

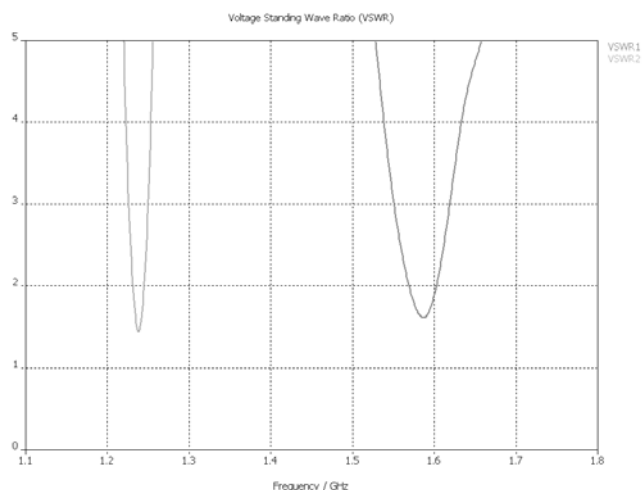
По рис. 11 видно, что коэффициент эллиптичности на частоте 1250 МГц получился хуже требуемого и требует дальнейшего анализа. Известно, что в процессе проектирования улучшение качества требует усложнения конструкции. Поэтому ясно, что численные программы электромагнитного моделирования – самый предпочтительный инструмент современного разработчика СВЧ устройств.



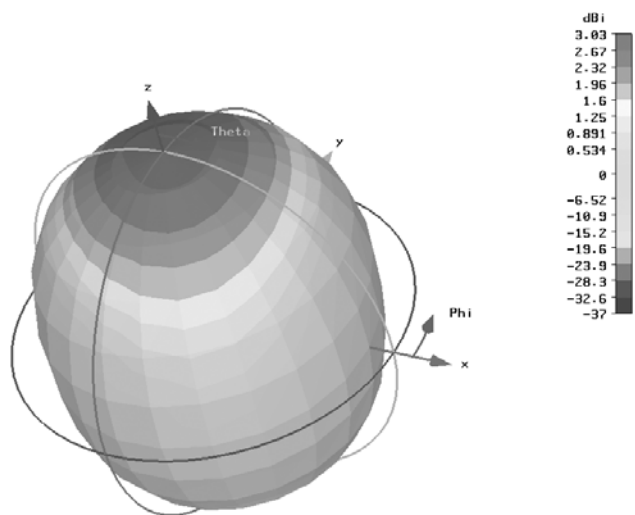
**Рис. 7. Модель МПА**

На рис. 7 показана модель микрополосковой антенны (МПА), построенной в среде трехмерного моделирования Microwave Studio.

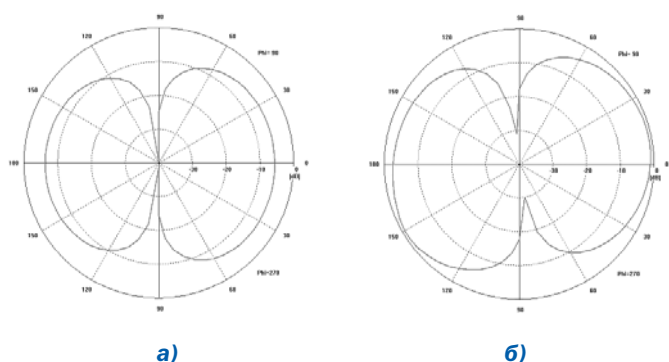
Данная задача решается на компьютере с процессором Pentium 4 (3 ГГц) около 10 минут (точное время зависит от точности сетки).



**Рис.9. Частотная характеристика КСВ двухчастотной антенны**



**Рис. 10. Трехмерная диаграмма направленности антенны на частоте 1580 МГц**



**Рис. 11. Зависимость коэффициента эллиптичности антенны от угла возвышения на разных частотах: а) на частоте 1250 МГц, б) на частоте 1580 МГц**

### Заключение

Программа CST является одной из мощных популярных программ электродинамического анализа сложных СВЧ структур. В данной работе на примере расчета двухдиапазонной микрополосковой антенны GPS, показаны большие возмож-

ности программы. Гибкие средства черчения, широкие возможности предобработки и постобработки, современный интерфейс, точность расчета – все это находится в поле зрения современного разработчика СВЧ устройств. Положительные качества программы предполагают широкое использование ее в современном научно-техническом процессе. ■

### Литература:

1. Курс лекций по системам спутниковой навигации
2. Материалы сайта [www.cst.com](http://www.cst.com)
3. С. А. Balanis. Antenna Theory, 2001 г., 942 pp.
4. Банков С.Е., Курушин А.А., Разевиг В.Д. Анализ и оптимизация трехмерных СВЧ-структур с помощью HFSS, 2-е изд., 2005 г., 216 стр.
5. Б.А. Панченко, Е.И. Нефедов. Микрополосковые антенны, 1986 г., 144 стр.

## Новости

В конце марта компания **Altium** выпустила очередное, седьмое обновление для системы сквозного проектирования электронных средств Altium Designer 6. Обновления в основном коснулись исправления ошибок, обнаруженных в предыдущих версиях, добавления нового инструментария, облегчающего работу с системой, и расширения спектра поддерживаемых ПЛИС. Стоит отметить, что начиная с данной версии **Altium Designer** поддерживается операционной системой **Windows Vista!**

Как уже смогли отметить постоянные пользователи Altium Designer, в последней версии были добавлены те, кажущиеся на первый взгляд незначительными, опции и инструменты, которых как раз так не хватало в повседневной работе с предыдущими версиями. Из наиболее значительных изменений стоит отметить следующие:

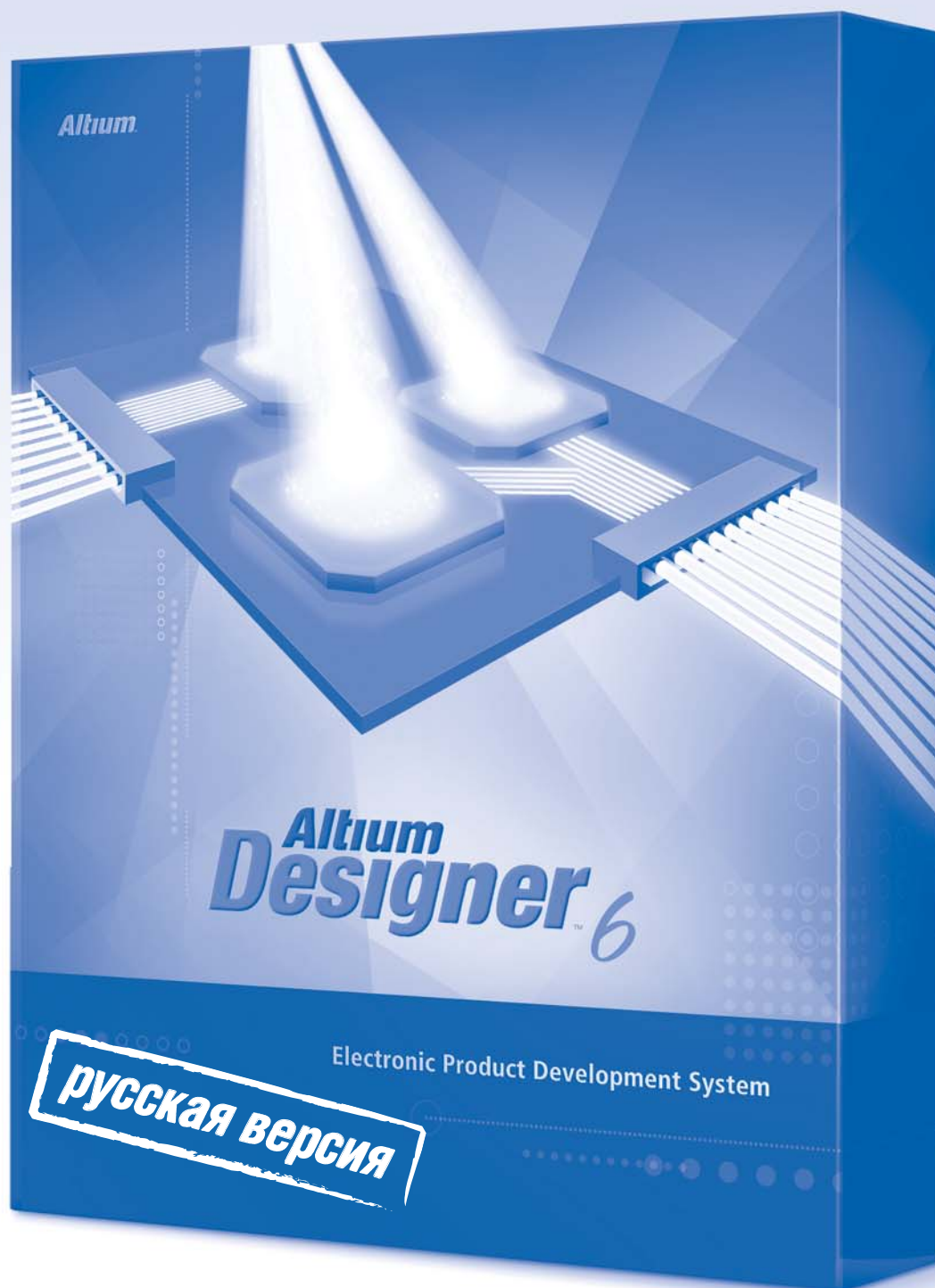
1. Возможность прямого импорта проектов PCAD в бинарной кодировке.
2. Появление инструмента интерактивного выравнивания проводника по длине (Interactive Length Tuning), работа с которым можно менять свойства проводника при нажатии клавиши Tab;
3. Добавлено всплывающее диалоговое окно для закладок слоев, теперь действие со слоем можно совершать выполнив нажатие правой кнопки мыши на названии слоя;
4. Возможность добавления различного типа отверстий на плату из панели PCB, что избавляет от последовательного выполнения разных команд и упрощает визуализацию процесса;
5. Значительно расширен инструментарий по работе с полигонами, позволяющий на каждом этапе работы за считанные секунды задать ему любую необходимую форму;

Кроме вышеперечисленного, также расширены возможности групповой правки проводников, детальной настройки Gerber для различных вариантов платы, увеличен набор корпусов для мастера создания IPC Footprints Wizard, отлажена работа по контролю версий и многое другое. Более подробно о данной версии читайте в следующем номере, а также смотрите демонстрационные ролики на сайте:

[www.altium.com/Evaluate/DEMOcenter/WhatsnewinAltiumDesigner](http://www.altium.com/Evaluate/DEMOcenter/WhatsnewinAltiumDesigner)

**Скоро на экранах страны!**

**Altium  
Designer™ 6**  
**русская версия**



По вопросам приобретения и технической поддержки  
обращайтесь в офис компании ЗАО «НПП «РОДНИК»  
по телефону: +7 (499) 613-7001 и электронной почте: [info@rodnik.ru](mailto:info@rodnik.ru)